

IMAGING DEVICE

Publication number: JP2002314885

Publication date: 2002-10-25

Inventor: SATO ITSUMI; SUGI SHUICHI; SHINOZUKA KENICHI

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- International: **H04N5/235; H04N5/335; H04N5/235; H04N5/335;**
(IPC1-7): H04N5/335; H04N5/235

- european:

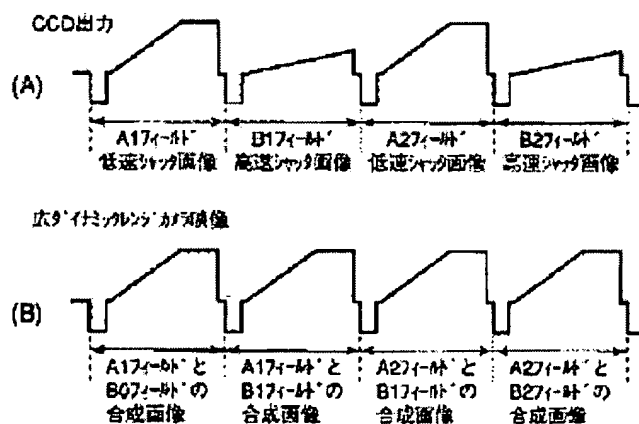
Application number: JP20010110453 20010409

Priority number(s): JP20010110453 20010409

Report a data error here

Abstract of JP2002314885

PROBLEM TO BE SOLVED: To obtain an imaging device in which imaging can be ensured for the quantity of light over an extremely wide range by picking up an image using electronic shutter processing for both high speed and low speed and processing video signals thus obtained. **SOLUTION:** Imaging output from a CCD camera section 302 is obtained as first and second image signals having a different exposure time through an electronic shutter circuit 305. The first and second image signals are branched into two system and subjected to characteristics control, respectively, before being synthesized. Image characteristics are detected by an integrated value circuit 315, a peak value detecting circuit 316, and a microcomputer circuit 318 and shutter timing is controlled to ensure imaging of wide dynamic range of luminance.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-314885

(P2002-314885A)

(43) 公開日 平成14年10月25日 (2002. 10. 25)

(51) Int.Cl.⁷

H 0 4 N 5/335
5/235

識別記号

F I

H 0 4 N 5/335
5/235

テームコード* (参考)

Q 5 C 0 2 2
5 C 0 2 4

審査請求 未請求 請求項の数10 O L (全 16 頁)

(21) 出願番号 特願2001-110453 (P2001-110453)

(22) 出願日 平成13年4月9日 (2001. 4. 9)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 佐藤 逸三

東京都青梅市新町3丁目3番地の1 東芝
デジタルメディアエンジニアリング株式会
社内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

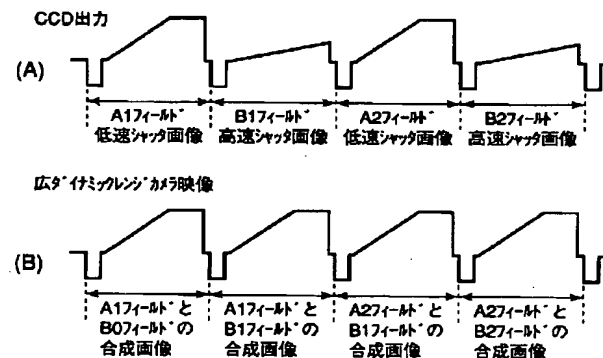
最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 高速用、低速用の各電子シャッタ処理を用いて撮像し、得られた映像信号を信号処理し、極めて広範囲な光量に対する画像撮像が可能となる。

【解決手段】 CCDカメラ部302の撮像出力は、電子シャッタ回路305により異なる露光時間による第1、第2の画像信号として得られる。第1、第2の画像信号は、2系統に分岐されそれぞれ特性制御が行なわれ合成される。積算値回路315、ピーク値検出回路316、マイコン回路318により画面特性が検出され、輝度ダイナミックレンジの広い撮像を得るようにシャッタがタイミングが制御される。



【特許請求の範囲】

【請求項 1】 第 1 の露光時間で撮像した画面単位の第 1 の画像信号及び、前記第 1 の露光時間とは異なる第 2 の露光時間で撮像した画面単位の第 2 の画像信号を得る撮像装置において、
前記第 1 の画像信号と前記第 2 の画像信号を 1 つの画像信号に合成して出力する画像信号処理部と、
前記第 1 の画像信号と第 2 の画像信号について、それぞれの明るさ情報に基づく画面特性情報を検出し、この画面特性情報を用いて、前記それぞれの明るさ情報が所望の範囲となるように、前記第 1 と第 2 の露光時間を独立で可変する実行手段とを有したことを特徴とする撮像装置。

【請求項 2】 前記実行手段は、前記第 1 と第 2 の露光時間を独立で可変する場合、前記第 1 と第 2 の露光時間の比率を演算する演算手段を含むことを特徴とする請求項 1 記載の撮像装置。

【請求項 3】 前記画像信号処理部は、前記第 1 の画像信号と第 2 の画像信号を加算または画素毎の切り換えによって合成画像信号を構築する合成手段を有し、
前記実行手段は、
前記第 1 の画像信号と第 2 の画像信号の輝度平均値と輝度ピーク値を検出する輝度平均値及びピーク値検出手段と、
前記輝度平均値及びピーク値検出手段の検出結果に基づき、前記第 1、第 2 の露光時間を制御する制御信号を生成する生成手段と、
前記制御信号により制御された前記第 1、第 2 の露光時間の情報に基づき、撮像部からの前記第 1 及び第 2 の画像信号の増幅度を個別に制御する自動利得制御手段を有したことを特徴とする請求項 1 記載の撮像装置。

【請求項 4】 前記実行手段は、前記第 1 の画像信号の輝度ピーク検出により高輝度部分を抽出し、前記第 1 の画像信号に対して前記抽出部分を除いたエリアの輝度平均値を検出する検出手段を含むことを特徴とする請求項 1 記載の撮像装置。

【請求項 5】 前記実行手段は、前記第 1 の画像信号の輝度ピーク検出を行なうことにより高輝度部分のエリアを抽出し、このエリアに対応する前記第 2 の画像信号におけるエリアの輝度平均値を得る検出手段を含むことを特徴とする請求項 1 記載の撮像装置。

【請求項 6】 前記実行手段は、撮像画面上の輝度分布を得る手段として、撮像画面を分割し、分割した各エリアの情報を 1 単位として平均値及びピーク値を検出する検出手段を有したことを特徴とする請求項 1 記載の撮像装置。

【請求項 7】 前記実行手段は、前記検出手段から得られた値を用いて、露光時間の制御信号を得る手段と、この手段から得られた前記制御信号に基づいて露光時間を可変する手段と、前記制御信号に基づいて撮像出力信号

の増幅度を可変する可変手段とを含むことを特徴とする請求項 4、5、6 のいずれかに記載の撮像装置。

【請求項 8】 前記実行手段は、前記輝度平均値を用いて、前記第 1 の画像信号と第 2 の画像信号の増幅度を個別に制御する手段を含むことを特徴とする請求項 4、5 のいずれかに記載の撮像装置。

【請求項 9】 前記実行手段は、前記露光時間を決める電子シャッタの最終発生タイミングを、タイミングジェネレータの 1 クロック単位での時間的移動を行なうことが出来る手段を有することを特徴とする請求項 1 記載の撮像装置。

【請求項 10】 第 1 の露光時間で撮像した画面単位の第 1 の画像信号及び、前記第 1 の露光時間とは異なる第 2 の露光時間で撮像した画面単位の第 2 の画像信号を得る撮像装置において、
前記第 1 の画像信号及び第 2 の画像信号の信号経路に設けられた利得制御増幅回路と、
この利得制御増幅回路の後段であり、前記第 1 と第 2 の画像信号との各信号経路に設けられた第 1 と第 2 の入出力特性変換回路と、
前記第 1 と第 2 の入出力特性変換回路の出力画像信号を合成し、1 つの画像信号とするための合成手段と、
前記第 1 の画像信号と第 2 の画像信号の露光時間比率を演算する演算手段と、
前記演算手段で得られた前記露光時間比率により、前記利得制御回路を前記第 1、第 2 の画像信号に応じて制御する第 1 の制御手段と、
前記演算手段で得られた前記露光時間比率により、前記第 1 と第 2 の入出力特性変換回路の特性を制御する第 2 の制御手段と、
前記演算手段で得られた前記露光時間比率により、前記合成手段の合成比率を制御する第 3 の制御手段とを具備したことを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明はテレビジョンカメラのダイナミックレンジ拡大に関するもので、特に、広範囲な輝度を持つ被写体を撮像可能にする撮像装置に関する。

【0002】

【従来の技術】従来 CCD 等の撮像素子を用いたカメラでは、電荷の蓄積容量の限界と、その特性の関係でカメラの入射光量のある範囲内に抑えるようにして撮像していた。従って、屋外等での撮像時には被写体の輝度範囲を撮像可能とするダイナミックレンジが得られず、撮像画像に問題があった。このため、撮像素子などの電子シャッタ機能を用いて、高速シャッタと低速シャッタのように異なったシャッタ時間で撮像し、この映像信号を信号処理することで広ダイナミックレンジ拡大を図るなどしていた。

【0003】従来の広ダイナミックレンジカメラの動作原理を示す。

【0004】図1(A), (B)には、電荷結合撮像素子(CCD)からの出力映像信号(A1、B1、A2、B2フィールド…)と、広ダイナミックレンジのカメラ映像信号(合成画像)の波形を示している。Aフィールドを低速シャッタ画像、Bフィールドを高速シャッタ画像とする。低速シャッタ画像とは、例えばシャッタ速度が1/60のことであり、高速シャッタ画像とは、例えばシャッタ速度が1/2000のことであり、低速シャッタ画像、高速シャッタ画像とは、CCD等にシャッタパルスを直接与える電子シャッタで蓄積時間を制御した映像信号のことであり、

【0005】広ダイナミックレンジカメラは、低速シャッタで被写体の輝度の低い部分(輝度の高い部分は飽和してしまう)を撮像し、高速シャッタで被写体の輝度の高い部分(輝度の低い部分は暗くて撮像不可能)を撮像し、両方の画像を合成することにより、1画面で被写体の輝度の低い部分から輝度の高い部分の撮像を可能にするものである。例えば図1(B)に示すように、A1フィールド画像(低速シャッタ画像)とB0フィールド画像(高速シャッタ画像)を合成し、次に、A1フィールド画像(低速シャッタ画像)とB1フィールド画像(高速シャッタ画像)を合成する。以降同じ動作を繰り返し行なう。

【0006】この場合、低速シャッタと高速シャッタの速度と合成比率は固定である。また、広ダイナミックレンジカメラに、入射光量を自動調節するオートアイリスレンズ等を搭載してもダイナミックレンジは拡大しない。また、このシャッタ速度の比は、ダイナミックレンジの拡大比のことであり、例えば、低速シャッタ速度が1/60、高速シャッタ速度が1/2000で固定されているとすると、この広ダイナミックレンジカメラは約32倍の拡大率を持っているということになる。

【0007】図2は、従来の広ダイナミックレンジカメラのブロック図である。固体撮像素子1で得られた信号をA/D変換器2でA/D(アナログデジタル)変換し、フレームメモリ3Aと3Bに交互に書き込む。フレームメモリ3A、3Bから読み出された信号は、合成処理回路4に送られ、プロセス回路5を通じて出力される。制御部は、CPU(中央演算処理装置)6と露光制御部7で構成されていて、デジタル処理部10からの測光データを用いてCPU6にて演算を行う。演算結果は、デジタル処理部10と露光制御部7へ送られ、それぞれ制御信号を生成し、デジタル処理部10と固体撮像素子1を制御する。上記装置は例えば特願昭61-255984号公報に示されている。

【0008】

【発明が解決しようとする課題】従来の広ダイナミックレンジカメラでは、異なる電子シャッタ時間の画像を数

回撮像し合成していた。このため、静止画では有効であったが、監視カメラ等のように動きのある被写体を撮像する装置には不向きであった。

【0009】そこで、本発明の目的は被写体内の輝度差に応じてカメラダイナミックレンジを高速に変えさせ、被写体輝度差に最適化した撮像画像を得ることで、被写体として極めて輝度差の大きい画像認識用車載カメラや、屋内・夜間の屋外を同時撮像する監視カメラとして有効な撮像装置を提供することにある。

【0010】

【課題を解決するための手段】この発明は、撮像素子に異なる低速と高速の電子シャッタ速度を与え撮像し、これらで得られた映像信号を、信号処理することで広範囲な輝度差を有する被写体を撮像するものである。電子シャッタ速度は、低速シャッタの映像信号と高速シャッタの映像信号から、最適なシャッタ速度を算出し、低速シャッタと高速シャッタのシャッタ速度を独立して制御することにある。

【0011】この発明による撮像装置で得られる作用は、広範囲な光量の被写体の撮像ができる。たとえば、暗い被写体と明るい被写体が混在する場合、暗い被写体には低速シャッタのシャッタ時間の最適化を行い、明るい被写体には高速シャッタのシャッタ時間の最適化を行い、これらの映像信号を加算すると共に、非線形処理することで、暗い被写体から明るい被写体までの撮像を可能とすることができる。そして常にシャッタ時間を固定せず、被写体の明るさに応じてシャッタ時間を決定できる。

【0012】

【発明の実施の形態】以下、この発明の実施例につき図面を参照して説明する。

【0013】図3はこの発明の一実施例を示す回路ブロック図である。撮像レンズ301で撮像された被写体像は、CCDカメラ部302の撮像素子上に結像され電気信号に変換され、撮像信号として出力される。CCDカメラ部302の撮像素子は、電子シャッタ回路305により、低速シャッタ速度と高速シャッタ速度の異なる2つの電子シャッタ速度で制御される。

【0014】このCCDカメラ部302の映像信号は、AGC回路303に入力され、ここでマイクロコンピュータ(マイコン)回路318からの制御信号により利得を制御される。この制御はフィールドごとに独立して制御される。即ち、低速シャッタ信号と高速シャッタ信号とを独立して制御できるようにしてある。

【0015】AGC(自動利得制御)回路303からの映像信号は、アナログデジタル(A/D)変換回路304に入力され、アナログ映像信号からデジタル映像信号に変換される。

【0016】電子シャッタ回路305からはフィールドごとにシャッタ速度の異なる、低速電子シャッタと高速

電子シャッタの電子シャッタ信号がCCDカメラ部302に交互に供給されるので、フィールドごとに、低速シャッタ映像信号と高速シャッタ映像信号とが交互に得られる。これらの映像信号は2つの1垂直期間のメモリである低速シャッタ用メモリ回路306と、高速シャッタメモリ回路307にそれぞれ入力され、低速シャッタ映像信号と高速シャッタ映像信号とに分離される。

【0017】低速シャッタ用メモリ回路306の入力側と出力側の信号は、低速シャッタ用切換回路308へ入力され、同じく、高速シャッタ用メモリ回路307の入力側と出力側の信号は、高速シャッタ用切換回路309へ入力される。低速シャッタ用切換回路308、高速シャッタ用切換回路309は、間欠信号であった低速シャッタ映像信号と高速シャッタ映像信号とを、それぞれ連続信号として出力する。つまり、低速シャッタ用切換回路308からは低速シャッタ映像信号、高速シャッタ用切換回路309からは高速シャッタ映像信号の連続信号がそれぞれ得られる。これらの信号は、低速用特性変換回路310と高速用特性変換回路311に入力され、映像信号に対して特性変換、たとえば、ガンマ特性を与えられる。

【0018】低速用特性変換回路310、高速用特性変換回路311の出力は、加算又は切換回路312に送られる。この加算又は切換回路312は、低速シャッタ信号と、高速シャッタ信号とを加算あるいは切換えて、広い範囲の映像信号を見易いように信号処理するものである。この信号処理はマイコン回路318からの制御信号により制御され、シャッタ速度に応じた特性変換が与えられる。

【0019】加算又は切換回路312の出力信号は、アナログデジタル(A/D)変換回路313に入力され、デジタル映像信号からアナログ映像信号に変換され、出力端子314を介して外部に出力される。

【0020】上記のAGC回路303、A/D変換回路304、低速シャッタ用メモリ回路306、高速シャッタ用メモリ回路307、低速シャッタ用切換回路308、高速シャッタ用切換回路309、低速用特性変換回路310、高速用特性変換回路311、加算又は切換回路312の系統は、画像信号の処理部である。そして、積算値回路315、ピーク値検出回路316、マイコン回路318、電子シャッタ回路305などは、ダイナミックレンジを拡大するための実行部に相当する。

【0021】図4は、上記カメラの動作を詳しく説明する動作説明図である。

【0022】図4の4Aは垂直同期信号であり、カメラは、この周期に同期して動作する。CCDカメラ部302の撮像画像出力期間は、符号4A01が低速シャッタ期間、4A02が高速シャッタ期間、4A03が低速シャッタ期間、4A04が高速シャッタ期間、4A05が低速シャッタ期間である。この時のCCD撮像素子の電

子シャッタ動作は、蓄積と読出し時間の関係で、1垂直期間の遅れがあるため、図4の4Bに示すような形態となり、期間4B01は高速シャッタ動作、期間4B02は低速シャッタ動作となり、以下同様に高速シャッタ動作、低速シャッタ動作の繰り返しで、期間4B03、期間4B04、期間4B05の動作となる。

【0023】AGC回路303の動作は、低速シャッタ動作時と、高速シャッタ動作時とで、独立で動作する。図4の4Cに示すように、期間4C01が低速シャッタ用動作、期間4C02が高速シャッタ用動作となり、以下同様な繰り返しとなる。

【0024】図4の4DはCCDカメラ部302の映像出力信号で、4D01が低速シャッタ映像出力信号、4D02が高速シャッタ映像出力信号となり、以下同様な繰り返しとなる。図4の4Eは、図4の4Dと同じ信号であり、図3のA/D変換回路305の出力信号である。

【0025】以下、動作説明をわかりやすくするために示した。4E01が低速シャッタ映像出力信号、4E02が高速シャッタ映像出力信号で、以下同様の繰り返しで出力されるものとする。この映像出力信号は、図3の低速シャッタ用メモリ回路306、高速シャッタ用メモリ回路307に入力され、この低速、高速シャッタ用メモリ回路306、307の出力は、それぞれ低速用切換回路308、高速シャッタ用切換回路309に入力される。これにより図4の4F、4Gに示すように低速、高速シャッタ映像信号が連続信号となる。

【0026】この図4で符号Mがついている信号が、低速、高速シャッタ用メモリ回路306、307のメモリからの信号であり、符号Mがついていない信号がA/D変換回路304からの直接信号である。このように連続になった各信号は、それぞれ低速用特性変換回路310、高速用特性変換回路311において、図4の4H、4Iに示すように特性変換される。そして図4の4Jに示すような形態で加算される。

【0027】加算された映像信号は、図4の4Kに示すように、低速シャッタ映像出力信号と高速シャッタ映像出力信号とが加算されたものである。

【0028】図5は、撮像特性であり、4図の4D、4Kの映像出力信号の特性となる。図5は、低速シャッタと高速シャッタの入射光量に対する映像出力信号を示している。低速シャッタによる出力特性は501、高速シャッタの出力特性は502であり、低速シャッタ出力の飽和点が503、高速シャッタ出力の飽和点が504である。

【0029】この2つの映像信号は、図3に示すそれぞれの特性変換回路である低速用特性変換回路310と高速用特性変換回路311で、例えばガンマ特性を得るための特性が与えられる。これら2つの信号の特性値は、マイコン回路318からの制御信号330と331で決

められる。

【0030】低速用特性変換回路310と高速用特性変換回路311から出力される両信号は、加算又は切換回路312で信号処理され、図6に示すように、501の低速シャッタの出力(特性501)に、高速シャッタの出力(特性502)が加算あるいは切換され、特性601となる。この信号は、D/A変換回路313でデジタル信号からアナログ信号に変換され出力端子314から外部に出力される。

【0031】図3に戻って説明する。積算値回路315とピーク検出回路316は、電子シャッタ回路305のシャッタ時間を決めるための回路である。

【0032】積算値回路305は、A/D変換回路304からの撮像画面の輝度信号を積算し、その積算値をマイコン回路318に送る。同じく、ピーク検出回路316は、A/D変換回路304からの撮像画面の輝度信号から輝度値の最大値を検出し、その最大値をマイコン回路318に送る。

【0033】積算値回路315とピーク検出回路316は、撮像画面に対して図7に示すように分割領域を設定している。即ち、画像701を画像702のように25個の領域に分割し、積算値あるいはピーク値を求める。この分割のために、ゲート波形発生回路317で発生したゲート波形が用いられる。ゲート波形発生回路317は、水平同期信号HD、垂直同期信号VD、クロック信号CLKを用いてゲート信号を生成する。このゲート信号が積算値回路315とピーク値検出回路316に送られる。これにより、積算値回路315とピーク値検出回路316は、領域分割した映像信号の値を得ている。

【0034】マイコン回路318は、積算値回路315とピーク値検出回路316からの情報を受け、シャッタのシャッタ時間を決定する。高速シャッタのシャッタ時間は、ピーク検出回路316からの情報を中心に決定し、低速シャッタのシャッタ時間は、積算値回路315からの情報を中心に受け決定し、その制御信号が電子シャッタ回路305に送られる。

【0035】電子シャッタ回路305は、マイコン回路318で決定された高速シャッタと低速シャッタのシャッタ時間に応じて、これら低、高速シャッタパルスをCCDカメラ部302に使用されているCCD撮像素子に供給する。

【0036】図8は、図3の積算値回路315の詳細なブロック図を示す。A/D変換回路304の出力である入力映像信号は、ゲート回路801に入力される。ゲート回路801では、ゲート波形発生回路317で作られたゲート信号によって制御される。これにより、ゲート回路801では、図7に示すように設定された分割画面の中から必要な画面範囲をゲートする。

【0037】次に、ゲートした映像信号の積算を行う。

つまりゲート回路801から出力された映像信号は、積算値回路802に入力され、1画素保持回路803の出力映像信号と積算される。この映像信号はゲート期間積算される。積算値は、積算出力制御回路804に送られ、マイコン回路318からの制御信号により出力され、マイコン回路318に送られる。

【0038】図9は、図3のピーク値検出回路316のブロック図を示す。積算値回路315と同様に、A/D変換回路304の出力である入力映像信号は、ゲート回路901に入力される。ゲート回路901では、ゲート波形発生回路317で作られたゲート信号によって制御される。これによりゲート回路901では、図7に示すように設定された分割画面の中から必要な画面範囲の映像信号をゲートする。

【0039】次に、ゲートした映像信号の最大値を検出する。検出にあたり2画素を加算してから行う。これはCCD撮像素子の光学色フィルタが補色モザイクの場合、信号の大きさが画素単位で変化するためである。2画素を加算することにより、色フィルタの影響が無くなる。2画素を加算するには、1画素保持回路902で1ビット遅らした信号と、現信号とを加算回路903で加算する。次に、この加算信号を2画素単位とするため、2画素保持信号発生回路904で加算信号を受ける。これにより、2画素保持回路904で2画素単位の信号が作られる。

【0040】この2画素保持回路904の出力現信号は、比較回路907で2画素前の信号と比較される。比較回路907では、大きい方を選択するための選択信号を発生し、切換回路906に供給する。この結果、切換回路907では、2画素前の信号と現信号のうち、大きいほうが選択され、その選択された信号は、保持回路908に入力され保持される。

【0041】このようにして、ゲート回路901からの信号が終了するまで比較動作が行なわれる。ピーク出力制御回路909は、マイコン回路318からの制御信号により、保持回路908の出力(ピーク信号)を受け付け、出力端子910を介してマイコン回路318に送る。

【0042】上記した画面分割には、分割のためゲート信号が必要である。この信号は、垂直同期信号VDと水平同期信号HDとクロック信号CLKに基づいて発生される。

【0043】図10は、ゲート波形発生回路317のブロック図を示す。垂直同期信号VDは、垂直同期リセット信号発生回路1001に入力される。垂直同期リセット信号発生回路1001ではリセット信号を作る。このリセット信号を基準として、垂直方向スタート位置設定回路1002では、水平同期信号をカウントし、垂直方向のスタート点を決める。垂直方向スタート点が決まれば、このスタート点より、垂直方向幅設定回路1003

で、水平同期信号をカウントし、垂直方向の幅を決めることができる。

【0044】水平方向も同様な方法で、水平同期信号H Dは、水平同期リセット信号発生回路1004に入力される。水平同期リセット信号発生回路1004ではリセット信号を作る。このリセット信号を基準として、水平方向スタート位置設定回路1005でクロック信号CLKをカウントし、水平方向のスタート点を決定する。水平方向スタート点が決まれば、このスタート点より、水平方向幅設定回路1006で、クロック信号CLKをカ

ウントし、水平方向の幅を決めることができる。
【0045】これにより、垂直方向幅設定回路1003と、水平方向幅設定回路1006から垂直幅信号と水平幅信号が得られ、合成回路1007によって合成される。この合成された結果の信号が先に述べたゲート信号である。

【0046】マイコン回路318は、積算値回路315から撮影画像の積算値と、ピーク値検出回路316から撮影画像のピーク値を読み出し、電子シャッタ回路305、低速用特性変換回路310、高速用特性変換回路311、及び加算又は切換回路312を自動制御する。以下、それぞれのソフトウェアブロックについて説明する。

【0047】図11は、マイコン回路318の内部ブロック図の例である。

【0048】マイコン回路318には、積算値回路315から入力部1102を介して積算値情報が入力される。同様にピーク値検出回路316から入力部を介して1103へピーク値情報が入力され、これらの情報は、画面分割平均処理部1104に入力される。画面分割平均処理部1104は、低速画像平均値1105と高速画像平均値1106が出力される。これら2つの平均値信号は低速シャッタ用の計算処理部1107と高速シャッタ用の計算処理部1110とに入力される。それぞれの計算処理部1107、1110には、シャッタ速度計算処理1108、1111、微調整処理1109、1112がある。

【0049】シャッタ速度計算処理1108の結果は、低速電子シャッタ信号1114として出力され、シャッタ速度計算処理1111の結果は、高速電子シャッタ信号1115として出力される。これらの信号は、電子シャッタ回路305を制御する。

【0050】さらに上記低速シャッタ用と高速シャッタ用の計算処理部1107と1110の計算処理結果から、AGC信号1113が生成され、図3のAGC回路303に送られる。

【0051】さらに、計算処理部1107、1110では、微調整処理1109、1112があり、この処理は、画像の明るさの微小な変化に応答し、低速電子シャッタ信号1114、高速電子シャッタ信号1115を制

御するためのものである。

【0052】低速電子シャッタ信号1114と高速電子シャッタ信号1115は、特性変換制御部1116と加算比率制御部1120に入力される。特性変換制御部1116では、低速特性変換制御信号1117を生成し、加算比率制御部1120では高速特性変換制御信号1118を生成する。低速特性変換制御信号1117は、低速シャッタ時間に応じた信号であり、高速特性変換制御信号1118は、高速シャッタ時間に応じた制御信号である。

【0053】図3の低速用特性変換回路310は、この低速特性変換制御信号1117で制御され、高速用特性変換回路311は高速特性変換制御信号1118で制御される。

【0054】加算比率制御部1120も同様、低シャッタ制御信号と高速シャッタ制御信号から加算比率制御信号1119を生成し、加算又は切換回路312に送り、低速シャッタの映像信号と高速シャッタの映像信号との加算比率を制御する。

【0055】図12は画面分割平均処理部1104のマイコン処理について、マイコン回路318が参照するデータを視覚的に表した例である。

【0056】積算値回路315から得られた低速シャッタ画像積算値とピーク検出回路316から得られた低速シャッタ画像ピーク値から飽和している領域と不飽和領域を分ける。

【0057】次に、低速シャッタ画像積算値の不飽和領域から低速画像平均値を算出し出力する。さらに、高速シャッタ画像積算値の飽和領域から高速画像平均値を算出し出力する。

【0058】この画面分割平均処理により、領域を分割し平均値を求めることにより、この後のシャッタ速度計算処理により低速シャッタ画像、高速シャッタ画像に対する各最適なシャッタ速度を計算する事ができる。

【0059】具体的に、図12(A)ー図12(D)を参照して説明する。低速積算値から分割領域毎の画素平均値(この場合8bit幅)を求め、平均値が例えば200以上、かつ、低速ピーク値が8bit幅の最大値のエリアを飽和領域とし、その他を不飽和領域としている。低速積算値から求めた平均値が例えば200を超えるエリアが点線で囲まれた領域1205となる(図12(A))。同じ画像に対して、低速ピーク値から得られた最大値のエリアが点線で囲まれたエリア1206となっている

(図12(B))。その両方の重なったエリアを飽和領域1207(図12(C))とし、その他を不飽和領域1208として分割する。飽和領域1207は、高速シャッタによる撮像対象とされる。この領域の各ブロックの積算値の平均値(高速画像平均値)も画面分割平均処理部1104から得られる(図12(D))。

【0060】シャッタ速度計算処理1108、1111

では、画像分割平均処理部1104より低速画像平均値、高速画像平均値を受け取る。低速画像平均値、高速画像平均値がある範囲を超えている場合は大きな幅で、範囲内の場合は小さな幅で2段階にシャッタ速度を変化させる。この制御結果により次第に、低速画像平均値、高速画像平均値が範囲の中心になるように、低速電子シャッタ制御信号1114、高速電子シャッタ制御信号1115を出力し電子シャッタ回路305を制御する。シャッタ速度計算処理1108と1110は入力と出力が違っただけで同等の動作をする。

【0061】図13は、画面分割平均処理部1104から出力される低速画像平均値の推移をグラフ化した例である。縦軸1301が画面分割平均処理部1104から出力される平均値、横軸1302が時間軸を表している。階段状に変化している波形が低速画像平均値である。

【0062】この例では、始め平均値は、最適露出幅1303以下であるため、

$$(\text{現在のシャッタ速度}) \times (\text{最適露出幅の下限值} 1304) / (\text{平均値})$$

だけシャッタ速度を遅くする。一方、例えば最適露出幅1303に入った後、最適露出幅の中心1305を超えるまでシャッタ速度を垂直V毎に10%遅くしていき、最適露出幅の中心を超えたところで、シャッタ速度の変更を止める。この状態を適正露出状態1306とする。一度適正露出状態に入った場合、一定時間(例えば保護時間1307で示すような時間)最適露出幅の範囲外の値が観測され続けなければ、シャッタ速度の補正は行わない。この例では区間1308、1309で再び平均値が変動しはじめ最適露出幅を超えているが、保護時間内であるためシャッタ速度は変更しない。

【0063】シャッタ速度の変化量を2段階に制御する事によって、急激な被写体輝度値の変化には素早く反応し、被写体輝度値の変化量が小さい場合は緩やかに反応する自然な露出を保つことができる。また、保護時間を設けることによって、被写体の急激な変化による発振を抑止する。

【0064】図14は、プログラム制御の状態遷移図を現している。6個の状態14s1~14s6が定義されており、シャッタ速度計算処理は、常にこの状態14s1~14s6の何れかになる。その状態毎に何らかの処理を行なうのに必要なイベント1401~1415を表したものが矢印である。シャッタ速度計算処理1108は、垂直同期期間Vごとに画面分割平均処理部1104から入力される平均値に基づいてイベントを発生させる。そして、現在の状態から外にむいている矢印のイベントと発生させたイベントが一致した場合、イベントに対応した処理を実行し、矢印の先へと状態を遷移させる。この繰り返しをV毎に実行することにより上記動作を実現している。

【0065】図13を例として、図14の状態遷移図を追ってさらに説明する。今、図13に示すように平均値を図13に示すように、そのレベル範囲で1310、1311、1312、1313の如く分類している。

【0066】イベントは、平均値によって分類される範囲1310の場合は、最適露出幅以下、範囲1311の場合は最適露出中心以下、範囲1305の場合は最適露出中心、範囲1312の場合は最適露出中心以上、範囲1313の場合は最適露出幅以上の5つと、V毎にカウントされる保護時間カウンタが一定値を超える保護時間経過の場合の計6つがある。

【0067】シャッタ速度計算処理1108は、初期状態14s1である。この状態で処理されるイベントは、最適露出中心以下1401、最適露出中心以上1402、最適露出中心1403、最適露出幅以上1413、最適露出幅以下1414である。図13において、画面分割平均処理部1104からの初期値1317は、範囲1310であるからイベントは最適露出幅以下1414となり、

20
$$(\text{現在のシャッタ速度}) \times (\text{最適露出幅の下限值} 1304) / (\text{平均値})$$

だけシャッタ速度を遅くし、状態が露出不足14s2に遷移する。

【0068】状態露出不足14s2で処理されるイベントは次の3つがある。

【0069】1: イベントが最適露出幅以下1415の場合状態は遷移せず、

$$(\text{現在のシャッタ速度}) \times (\text{最適露出幅の下限值} 1304) / (\text{平均値})$$
だけシャッタ速度を遅くしていく。

30 【0070】2: イベントが最適露出中心以下1404の場合も状態は遷移せず、10%シャッタ速度を遅くする。

【0071】3: イベント最適露出中心以上1412の場合は、状態を適正露出に遷移させる。

【0072】区間1318は、イベントが最適露出中心以下1404であるため、V毎に10%シャッタ速度を遅くしていく。平均値1319(平均値1314と1315の間)でイベントが最適露出中心以上になるため、イベントの最適露出中心以上1412に従って、状態を適正露出14s4に遷移させる。

【0073】適正露出14s4の状態処理されるイベントは次の2つがある。

【0074】1: イベントが最適露出幅以下1409の場合、保護時間カウンタをリセットし、状態を保護時間待ちの状態14s5に遷移する。

【0075】2: イベントが最適露出幅以上1407の場合、保護時間カウンタをリセットし、状態を保護時間待ちの状態14s6に遷移する。

50 【0076】平均値1320が範囲1312に入る為、イベントの最適露出幅以上1407の処理である保護時

間カウンタをリセットし、保護時間カウンタのカウントを開始し、状態を保護時間待ちの状態14s6に遷移させる。

【0077】保護時間待ちの状態14s6で処理されるイベントは次の3つがある。

【0078】1：イベントが最適露出中心以上1411の場合、保護時間カウンタをリセットし、状態を適正露出の状態14s4に遷移する。

【0079】2：イベントが最適露出中心以下1417の場合、保護時間カウンタをリセットし、状態を適正露出の状態14s4に遷移する。

【0080】3：イベントが保護時間経過1408の場合、状態を露出過剰の状態14s3に遷移する。

【0081】区間1308では、平均値は範囲1313にある為、状態は保護時間待ちの状態14s6である。1321で次に平均値1321が範囲1312になるため、イベントは最適露出中心以上1411となり、保護時間カウンタをリセットし、状態が適正露出の状態14s4に遷移する。

【0082】再び平均値1322が範囲1313に入る為、イベントが最適露出幅以上1407の処理である保護時間カウンタをリセットと、保護時間カウンタのカウントを開始し、状態を保護時間待ちの状態14s6に遷移させる。平均値が範囲1313のまま保護時間カウンタが一定値を超える時点1323で、保護時間経過1408となり、状態を露出過剰の状態14s3に遷移する。

【0083】以降、露出過剰の状態14s3では、露出不足の状態14s2と逆方向にシャッタ速度を変化させる動作となり、最終的には最適露出14s4状態となる。

【0084】微調整処理1109、1112は、長周期の画面輝度変動を補償するための処理である。照明光源の輝度変動、例えば蛍光灯フリッカと撮像素子のフレーム周波数が整数倍で極めて近接している場合、折り返し歪による極めて長周期の画面輝度変動を生じる。そこでこのような変動を、微調整処理1109、1112により検出して、当該変動を抑圧するように処理している。これにより、適正露出制御系の問題を解消するものである。

【0085】図15は、照明光源と撮像素子のフレーム周期との関係で生じる画面輝度変動を測定しグラフ化した例である。縦軸が画面分割平均処理部1104から入力される平均値で、横軸が時間軸を表している。この例のように撮像素子のフレーム周期との関係で生じる画面輝度変動は、非常に緩やかな傾きとなるが、その振幅は30%程度と大きく、最適露出幅の範囲外となる場合が生じる。

【0086】ここでシャッタ速度計算処理1108のみのシャッタ制御の場合は、平均値が最適露出幅を超える

と共に保護時間も規定時間を超えてしまうため、シャッタ制御が稼動し最適露出に合わせてしまう。更にこの動作は平均値が上下し、それぞれ上部と下部で電子シャッタが最適露出に追い込む為に、画面は極めて低い周期の発振を生じてしまう。

【0087】そこで長周期の画面輝度変動に対する改善を次の方法で解消する。緩やかな傾きを検出、即ち1フレーム周期に±1%以内の範囲の輝度値変動を検出し、微少なシャッタ制御によって、1フレーム毎に最適露出に追い込む。この小さな変動に関しては、保護時間を設けずに最適露出に調節し、画面の絵柄が変化した等の画面輝度の変化は先に説明した「シャッタ速度計算処理」の通常露出処理を行う。以下、この制御の具体的な制御方法を述べる。

【0088】微調整処理1109は、条件としてシャッタ速度計算処理1108が、適正露出と判断している場合にのみ動作を行う。本処理の動作であるが、適正露出中にシャッタ速度計算処理1108が適正露出の平均値を記憶し、これを初期値とし、その初期値に対し1フレーム周期に±1%以内の範囲で平均値が変動した場合、(初期値)/(平均値)

を求める。この式から演算した結果は、マイコン回路318により露光時間の1%の補正量が1CLOCK単位シフトレジスタ1605(図16参照)を何段ずらせば最適露出となるかを算出する。この算出は、マイコン回路318自身が現在のシャッタ速度を認知している為、必要とされる露出の補正時間は

露出の補正時間(s) = $1 / (\text{現在シャッタ速度(s)}) \div 100 (\%)$

露出補正するためのシフトレジスタ段数は
シフトレジスタ段数 = 露出の補正時間(s) / マスタークロックの1周期(s)

である。このシフトレジスタ段数を1CLOCK単位シフトレジスタ1605への制御信号とすれば、極めて微少な露光時間調整が可能となり、1フレームレート単位で±1%の露光時間を調整が実現できる。

【0089】また、本微調整はCCD出力信号のAGCでも適用できる。しかし、S/Nを考慮した場合、前記方式を適用した方が増幅度アップによるノイズが少ない。

【0090】特性変換制御信号1118は、低速シャッタの画像と高速シャッタ画像を合成しダイナミックレンジ拡大画像を構築した場合、合成画像の最適化を図るための制御信号である。この制御信号は、先に説明した信号系における非線型処理回路の制御に用いる。

【0091】ここで画像合成の問題点として、2枚の画像を単純に加算しただけでは、拡大率が增大すると共に合成画面の階調特性に非直線歪みを生じ、コントラストのとれない画像となる欠点がある。従って、2枚の画像を加算する前にダイナミックレンジ拡大率に応じて映像

信号の特性を変換し、非直線歪みを抑えてコントラスト低下の改善を図るものである。

【0092】本制御の動作は次の通りである。まず、ダイナミックレンジ拡大率を以下の式より演算する。

【0093】ダイナミックレンジ拡大率＝低速シャッタ制御信号1114／高速シャッタ制御信号1115

この値は露出制御完了時点のダイナミックレンジ拡大率を求めたものである。特性変換制御部1116では、このダイナミックレンジ拡大率の値が演算され、この結果を制御信号として出力する。

【0094】一方、信号処理系の特性変換回路は、その入力－出力特性として $X^1 \sim X^{0.9}$ と $\log_{10} 1 \sim 10$ のテーブルを持っており、先の制御信号でテーブルを切り換え、画像信号に対する非直線歪みの改善を行う。

【0095】以下にダイナミックレンジ拡大率に対するテーブル選択の関係を示す。

【0096】ダイナミックレンジ拡大率＜16の場合…… X^0 のテーブルを選択

16＜ダイナミックレンジ拡大率＜＝64の場合…… $X^{0.7}$ のテーブルを選択

64＜ダイナミックレンジ拡大率 の場合…… X^0 のテーブルを選択

特性変換制御部1116は、この条件分岐の結果を低速特性変換制御信号1117及び高速特性変換制御信号1118として生成し、先に説明した信号系の非線型処理＊

ダイナミックレンジ拡大率＝1のとき	L50%:H50%
1＜ダイナミックレンジ拡大率＜6のとき	L6%:H94%
6＜＝ダイナミックレンジ拡大率＜8のとき	L12%:H87%
8＜ダイナミックレンジ拡大率のとき	L25%:H75%

注：H：高速シャッタ画像、L：低速シャッタ画像

ただし、上記の加算比率は一例であって、必要に応じて変えてもよいことは言うまでもない。

【0102】上記した図13、図14、図15の説明のようにこの発明では、第1の画像信号、第2の画像信号、第3の画像信号と続く画面情報の少なくとも輝度平均値より得た値から、電子シャッタ速度が収束すべき露光最適値を設定している。更にこの露光最適値を中心に許容範囲となる収束範囲を設定し、かつ、前記収束範囲としては、範囲幅が広いものと狭いものを2種類設定している。

【0103】また収束範囲から前記輝度平均値からずれた場合、ずれの経過時間の計測を開始し一定時間内に前記収束範囲に輝度平均値が戻るかを判断する基準として、前記一定時間を保護時間として設定ししている。この場合、それぞれの収束範囲に対し異なる前記保護時間を持たせている。そして、収束範囲の広い方に対しては、前記輝度平均値の変化が大きい時に前記電子シャッタ速度を変化させて前記露光最適値に戻し、収束範囲の狭い方に対しては前記輝度平均値の変化が小さい時に前記電子シャッタ速度を変化させて前記露光最適値に戻す

＊回路のテーブル切り換えを自動制御で行う。

【0097】加算比率制御1120の目的も特性変換制御1116と同様で、低速シャッタの画像と高速シャッタ画像の合成を最適化し、合成画像のコントラストを高めるものである。画像合成の欠点としては、ダイナミックレンジ拡大率を大きく取っていった場合、白浮きした画像となりコントラストの劣化が大きい。

【0098】この原因は低速シャッタ画像のほとんどが飽和エリアとなり、飽和信号に高速シャッタ画像の信号が乗るためである。この改善を図るため拡大率の増加と共に高速シャッタ画像の合成割合を大きくしていき、画像の白浮きを抑圧することでコントラスト低下の補正を図っている。特に、合成画像のコントラストの向上には、上記した特性変換制御と同時にこの加算比率制御を行うと効果が高い。

【0099】次に、加算比率制御部1120の動作であるが、特性変換制御部1116と同じくダイナミックレンジ拡大率を演算し、この結果から低速シャッタと高速シャッタの画像合成比率を切り換えるための加算比率制御信号1119を生成する。この加算比率制御信号1119は先に説明した加算比率処理回路へ送られ、2枚の画像の合成配分、即ち加算比率を自動制御する。

【0100】ダイナミックレンジ拡大率による加算比率制御の関係は以下の通りである。

【0101】

ようにしている。

【0104】図16は、電子シャッタ回路を示す。図中のブロック1602～1604は通常の電子シャッタ回路となっている。水平期間（H）レート単位のシャッタパルス生成部1602、数十クロック（CLK）単位のシャッタパルス生成部1603を有する。このシャッタパルス生成部1602、1603の出力パルスはオア回路1604で多重され、1クロック単位シフトレジスタ1605に入力される。

【0105】入力部1601には、クロック、水平同期（HD）パルス、垂直同期（VD）パルス、フィールド情報（FI）が入力されている。

【0106】破線で囲むブロック1611は、Aフィールドの電子シャッタ発生ブロックで、これと同様の回路がBフィールド用として搭載されている（破線で囲むBフィールドの電子シャッタ発生ブロック1612）。

【0107】マイコン回路318からは、前述した「画像情報検出結果」から各フィールドに最適化された「電子シャッタ制御信号」が出力される。一方、CLK単位の露光時間微調整は、通常の電子シャッタパルスをシフ

トレジスタ 1605 の遅延により得ることができる。遅延量についてはマイコン回路 318 からの制御信号によって制御される。

【0108】切換回路 1606 には、フィールド情報 F1 が供給されており、この情報に応じて各フィールドのためのシャッタパルスを出力する。

【0109】ここで、A・B 各フィールドの画像に対し個別の電子シャッタパルスを与えるわけだが、まず、マイコン回路 318 から各フィールド用の電子シャッタ制御信号がそれぞれの「電子シャッタ発生ブロック」に送られ、A・B フィールド用に個別の電子シャッタパルスを発生させる。次に、この 2 つの電子シャッタパルスを切り換え回路 1606 に入力し、フィールド毎に切り換えることで A・B フィールド個別の電子シャッタパルスが生成できる。

【0110】図 17 (A)、図 17 (B) は、撮像素子として例えば CCD を適用した場合の電子シャッタパルス発生タイミングを示す。図 17 (A) は垂直同期パルス、図 17 (B) は、垂直周期レートでみたシャッタパルスを示している。各フィールドの電子シャッタは通常の TV カメラと同様の発生タイミングになっている。垂直同期パルスの終端エッジ付近で水平周期レートの電子シャッタパルスが発生開始する。そして次の垂直同期パルスの前半の一部の期間で、数或は数十クロックレートでの電子シャッタパルスの期間がある。

【0111】このパルスタイミングにおいて一部を拡大したのが図 18 (A)、(B)、図 19 (A)、(B) である。図 18 (A) は映像信号期間内の水平同期パルス、図 18 (B) は、水平周期レートでのシャッタパルスを示している。図 19 (A)、(B) は垂直ブランキング内の細かいパルスである。図 19 (A) はクロック、図 19 (B) は数クロックレートによるシャッタパルスである。

【0112】ここで画像の露光時間は、垂直ブランキング期間内の電荷読み出しパルス（フィールドシフトパルス）に対し、時間軸方向にさかのぼり最初の電子シャッタパルスが発生した期間のまでである。

【0113】水平周期レートのシャッタパルス開始時点 t_1 は、V ブランキング期間内の電荷読み出しパルス（フィールドシフトパルス）の直後であり、水平周期レートのシャッタパルスの終了時点 t_2 は V ブランキングの直前までである。一方、数クロックレートのシャッタパルス開始タイミングは、V ブランキング期間開始直後より電荷読み出しパルスの直前までである。

【0114】これら電子シャッタパルスの発生タイミングは、通常の CCD カメラに適用されているタイミングである。

【0115】図 20 は、本 CCD カメラの特徴となる点で、電子シャッタ速度だけで画像の露光時間をクロック周期のレートで微調整可能とするものである。従来の方

法では、電荷読み出しパルスの直前で“数クロックレートのシャッタパルス”を 1 パルス切ると露光時間が 50 % 程度変化してしまうため、露光時間のキザミが粗かった。

【0116】これに対し、微調整を行うと電荷読み出しパルスの直前に発生させたシャッタパルスの露光時間調整を数 % ずつ行うことが可能となり、画像の輝度レベルを細かく調整することが可能となる。これによる効果は高輝度部分で極めて早い電子シャッタで切っている画像において、電子シャッタのみでフリッカ補正が可能となる。即ち、広ダイナミックレンジカメラにおいて高速シャッタ画像のフリッカを補正できる。

【0117】次に、実施方法としては 1 ピクセルクロック単位で電子シャッタパルスをシフトし、クロック周期の時間で露光時間を調整している。以上の回路により、広ダイナミックレンジカメラの動的電子シャッタ制御システムが構築できる。

【0118】この発明の撮像装置においては、画像信号及び制御信号処理部は、集積化される。集積化される範囲は、種々の形態が可能である。例えば、電子シャッタ回路 305、低速シャッタ用メモリ回路 306、高速シャッタ用メモリ回路 307、低速シャッタ用切換回路 308、高速シャッタ用切換回路 309、低速用特性変換回路 310、高速用特性変換回路 311、加算又は切換回路 312、積算値回路 315、ピーク値検出回路 316、ゲート波形発生回路 317 が 1 つの集積化半導体チップとして構築される。しかし、これに限らず、集積化する場合、図 1 の各ブロックの組み合わせは任意である。尚、上記の説明では CCD 撮像素子を例に説明したが、本発明は CMOS センサを用いた場合にも同様な動作及び効果を得ることができる。

【0119】

【発明の効果】上記のようにこの発明によれば、異なる電子シャッタ処理を用いて撮像し、得られた映像信号を信号処理し、極めて広範囲な光量に対する画像撮像が可能となる。また、シャッタ時間は低速シャッタと高速シャッタとが独立して行えるため、被写体の輝度差の非常に大きな場合でも撮像可能であり特殊な監視カメラ装置ができるなど、撮像装置として大きな効果がある。

【図面の簡単な説明】

【図 1】従来の電子カメラにおける画像信号の説明図。

【図 2】従来例の電子カメラの回路ブロックの説明図。

【図 3】本発明の一実施例に係る撮像装置の回路ブロック図。

【図 4】図 3 の回路ブロック図の動作を説明するために示した説明図。

【図 5】撮像素子の撮像特性の説明図。

【図 6】本発明に係る撮像装置の信号処理出力特性を示す説明図。

【図 7】撮像画面の分割例を示す説明図。

【図8】図1の積算値回路のブロック構成図。

【図9】図1のピーク値検出回路のブロック構成図。

【図10】図1のゲート波形発生回路のブロック構成図。

【図11】図1のマイコン回路の内部ブロック図。

【図12】画面分割された画像の処理内容の説明図。

【図13】図13 制御推移を示すグラフ

【図14】プログラム制御の状態遷移図

【図15】交流照明光源による画面輝度変動のグラフを示す図。

【図16】電子シャッタパルスの発生回路のブロックを示す図。

【図17】電子シャッタパルス発生タイミングを垂直周期で見た説明図。

【図18】電子シャッタパルス発生タイミングを水平周*

*期で見た説明図。

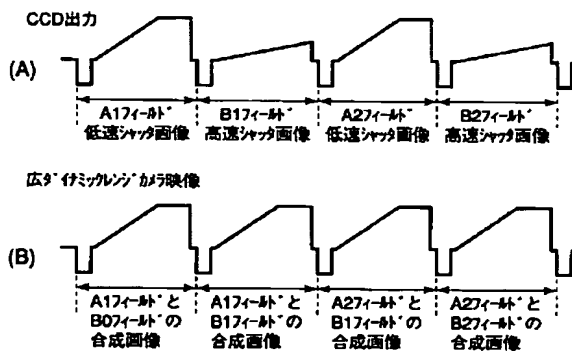
【図19】垂直ブランキング期間内のクロックと電子シャッタパルスの関係を示す説明図。

【図20】垂直ブランキング期間内のクロックと電子シャッタパルスの位相が可変された様子を示す説明図。

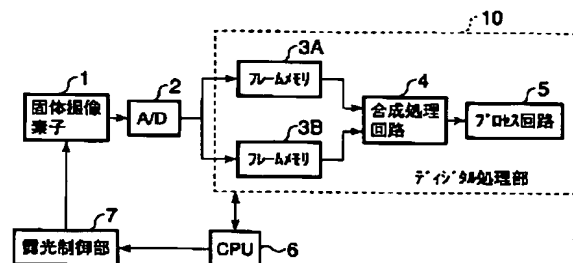
【符号の説明】

301…撮像レンズ、302…CCDカメラ、303…AGC回路、304…A/D変換回路、305…電子シャッタ回路、306…低速シャッタ用メモリ回路、307…高速シャッタ用メモリ回路、308…低速シャッタ用切換回路、309…高速シャッタ用切換回路、310…低速用特性変換回路、311…高速用特性変換回路、312…加算or切換回路、313…D/A回路、315…積算値回路、316…ピーク値検出回路、317…ゲート波形発生回路、318…マイコン回路。

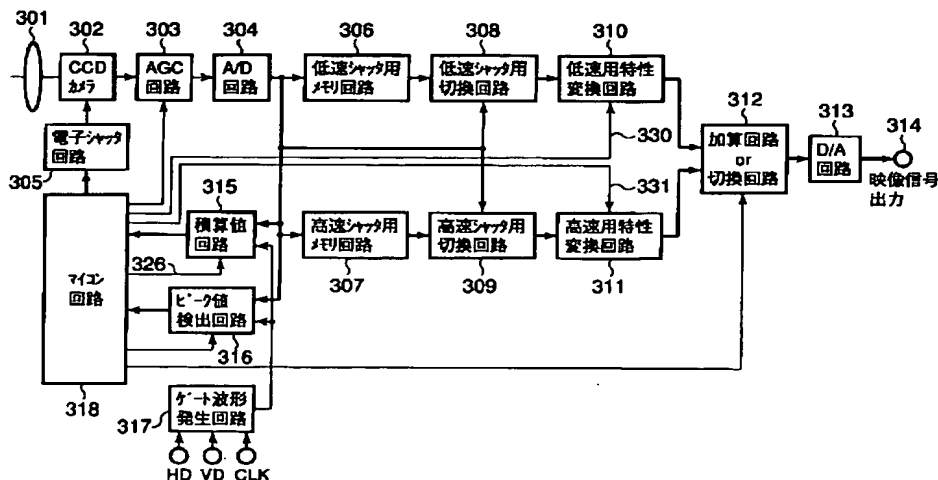
【図1】



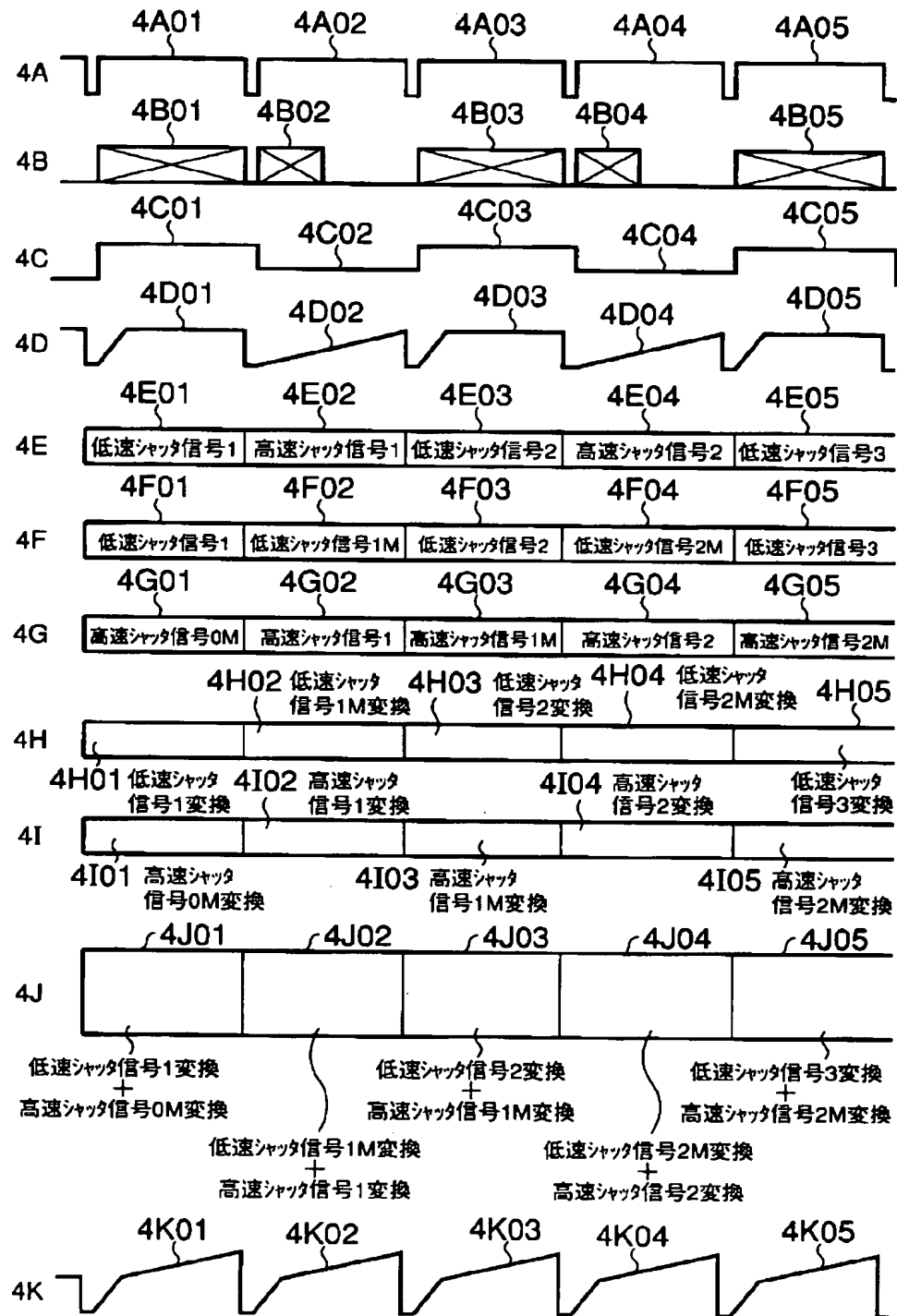
【図2】



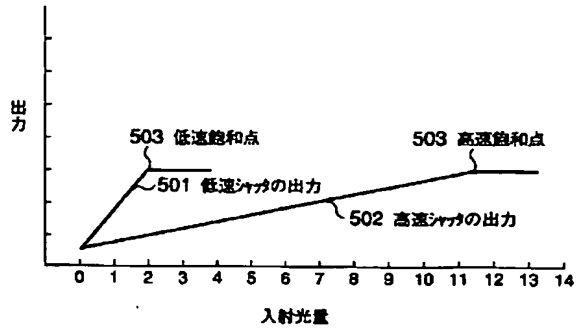
【図3】



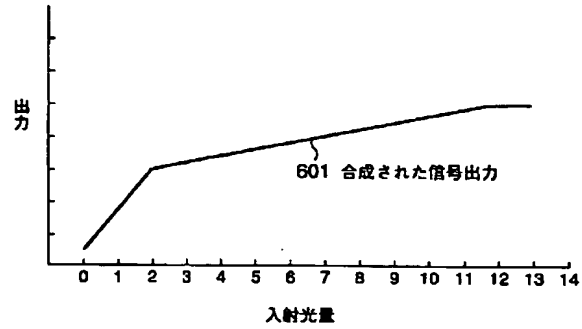
【図4】



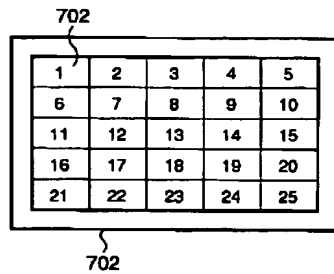
【図5】



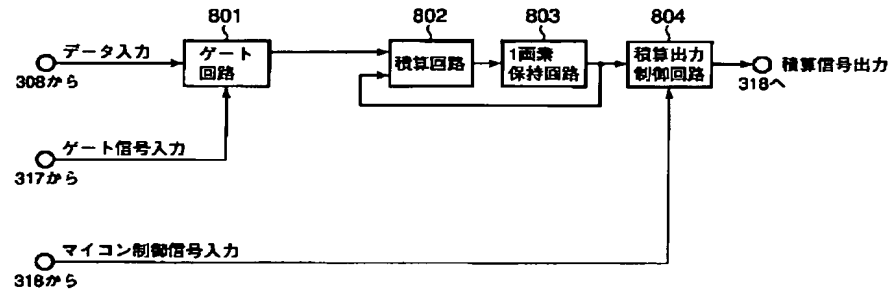
【図6】



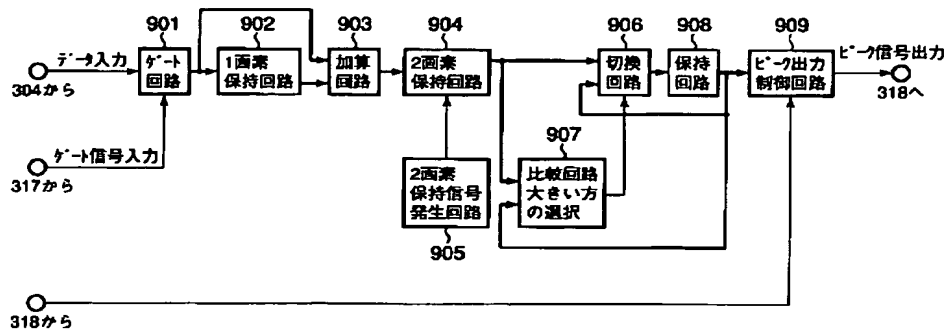
【図7】



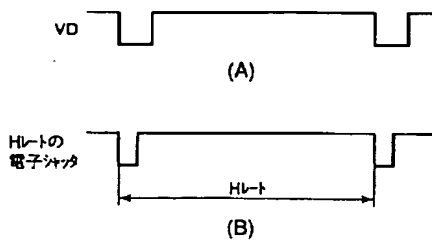
【図8】



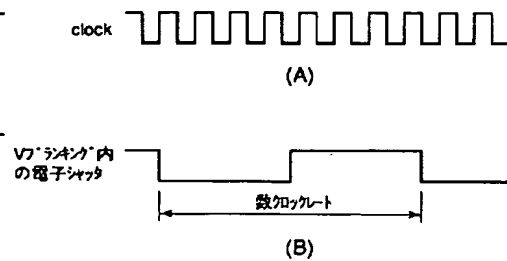
【図9】



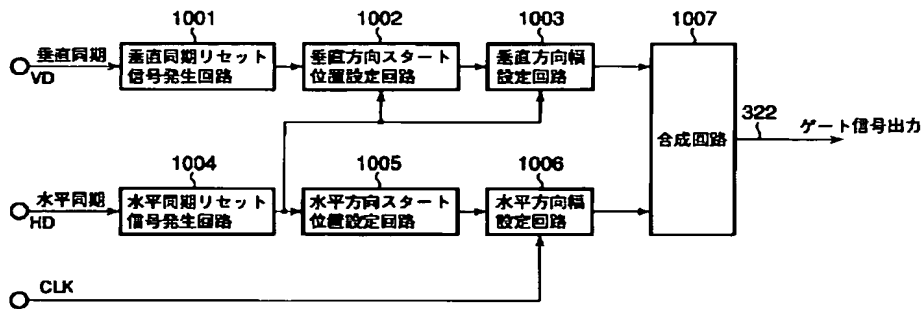
【図18】



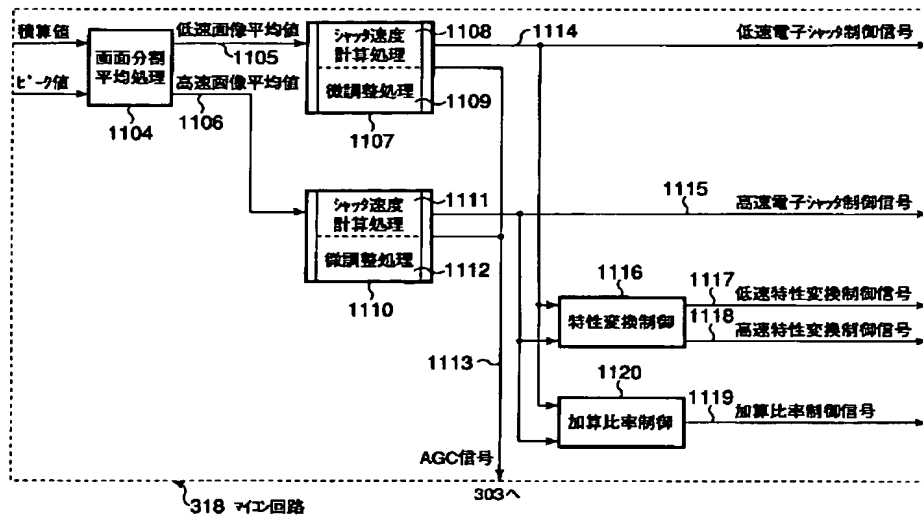
【図19】



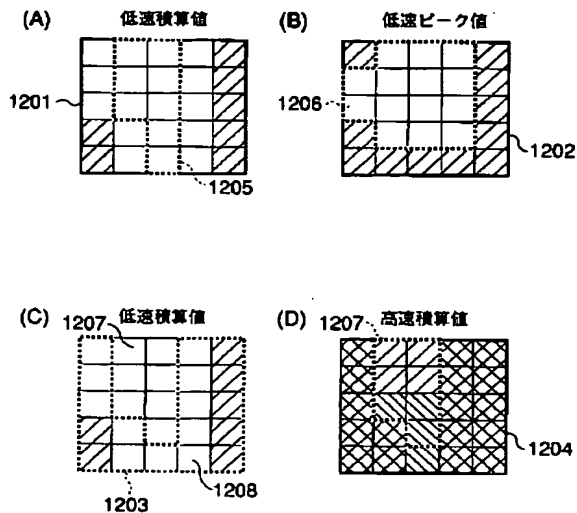
【図10】



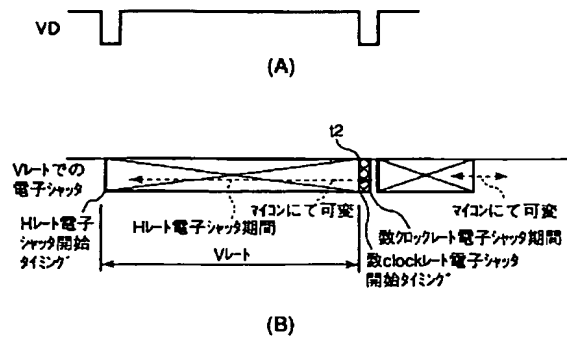
【図11】



【図12】



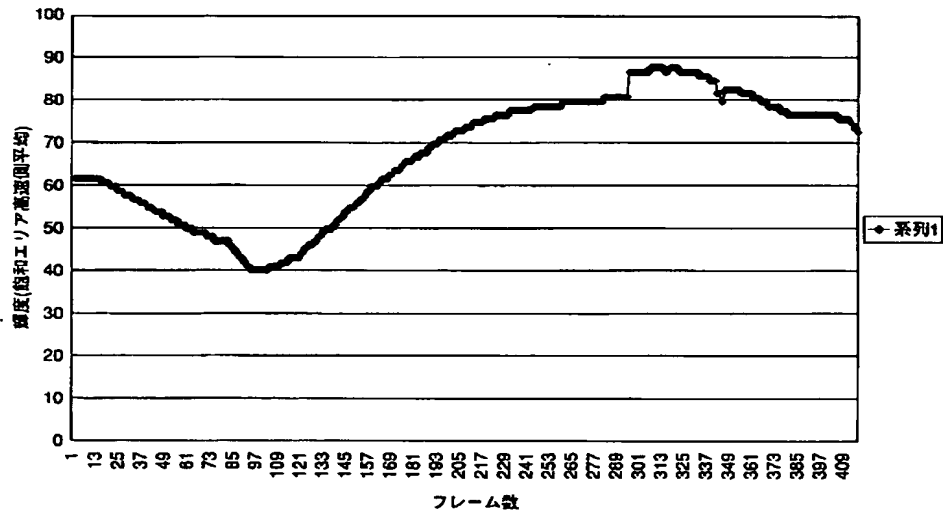
【図17】



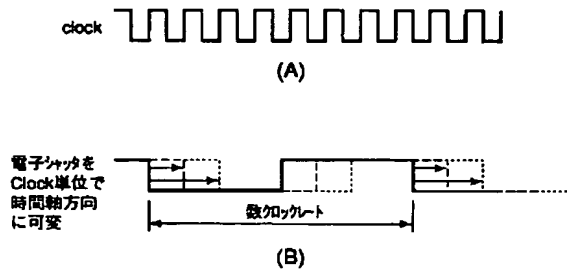
[illegible]

Figure 1 is a block diagram of the electronic shutter control circuit. A microcomputer (318) outputs control signals (CLK, HD, VD, FI) to block 1610 and a shutter signal (FI) to block 1606. Block 1610 generates H-level unit shutter pulses (1602) and a number of clock unit shutter pulses (1603). These are combined in an OR gate (1604) and stored in a 1-clock unit shift register (1605). The output of the shift register (1611) is sent to block 1606, which performs switching and outputs the shutter pulse signal. Block 1621 is also shown at the bottom.

【図15】



【図20】



フロントページの続き

(72)発明者 杉 修一

東京都青梅市新町3丁目3番地の1 東芝
デジタルメディアエンジニアリング株式会
社内

(72)発明者 篠塚 顕一

東京都青梅市新町3丁目3番地の1 東芝
デジタルメディアエンジニアリング株式会
社内

Fターム(参考) 5C022 AB05 AB17 AC42 AC52

5C024 CX47 CX52 CX54 CX61 CX65

HX20 HX29 HX31 HX50 HX57

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-314885

(43)Date of publication of application : 25.10.2002

(51)Int.Cl.

H04N 5/335

H04N 5/235

(21)Application number : 2001-110453

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 09.04.2001

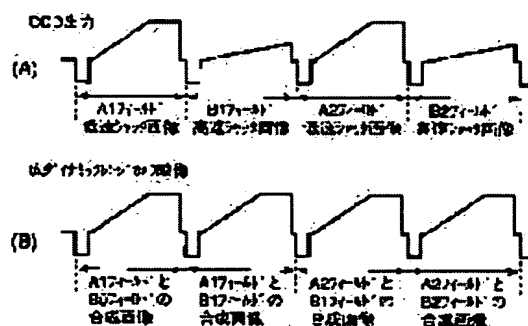
(72)Inventor : SATO ITSUMI
SUGI SHUICHI
SHINOZUKA KENICHI

(54) IMAGING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an imaging device in which imaging can be ensured for the quantity of light over an extremely wide range by picking up an image using electronic shutter processing for both high speed and low speed and processing video signals thus obtained.

SOLUTION: Imaging output from a CCD camera section 302 is obtained as first and second image signals having a different exposure time through an electronic shutter circuit 305. The first and second image signals are branched into two system and subjected to characteristics control, respectively, before being synthesized. Image characteristics are detected by an integrated value circuit 315, a peak value detecting circuit 316, and a microcomputer circuit 318 and shutter timing is controlled to ensure imaging of wide dynamic range of luminance.



LEGAL STATUS

[Date of request for examination]

24.01.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the image pick-up equipment which acquires the 1st picture signal of the screen unit picturized by the 1st exposure time, and the 2nd picture signal of the screen unit picturized by the 2nd different exposure time from said 1st exposure time The picture signal processing section which compounds and outputs said the 1st picture signal and said 2nd picture signal to one picture signal, So that the screen property information based on each brightness information may be detected and said each brightness information may serve as the range of desired about said the 1st picture signal and 2nd picture signal using this screen property information Image pick-up equipment characterized by having the activation means which is independent and carries out adjustable [of said the 1st and 2nd exposure time].

[Claim 2] Said activation means is image pick-up equipment according to claim 1 characterized for including an operation means to calculate the ratio of said the 1st and 2nd exposure time when it is independent and carries out adjustable [of said the 1st and 2nd exposure time] by things.

[Claim 3] Said picture signal processing section has a synthetic means to build a synthetic picture signal for said the 1st picture signal and 2nd picture signal by addition or the switch for every pixel. Said activation means The brightness average and the peak value detection means of detecting the brightness average and brightness peak value of said 1st picture signal and 2nd picture signal, A generation means to generate the control signal which controls said 1st and 2nd exposure time based on said brightness average and the detection result of a peak value detection means, Image pick-up equipment according to claim 1 characterized by having an automatic-gain-control means to control the amplification degree of said 1st and 2nd picture signals from the image pick-up section according to an individual, based on the information on said 1st and 2nd exposure time controlled by said control signal.

[Claim 4] Said activation means is image pick-up equipment according to claim 1 characterized by including a detection means for the brightness peak detection of said 1st picture signal to extract a high brightness part, and to detect the brightness average of the area except said extract part to said 1st picture signal.

[Claim 5] Said activation means is image pick-up equipment according to claim 1 characterized by including a detection means to extract the area of a high brightness part and to acquire the brightness average of the area in said 2nd picture signal corresponding to this area by performing brightness peak detection of said 1st picture signal.

[Claim 6] Said activation means is image pick-up equipment according to claim 1 which divides an image pick-up screen and is characterized by having a detection means to detect the average and peak value by making information on each divided area into one unit as a means to acquire the luminance distribution on an image pick-up screen.

[Claim 7] Said activation means is image pick-up equipment given in either of claims 4, 5, and 6 characterized by including a means to acquire the control signal of the exposure time, the means which carries out adjustable [of the exposure time] based on said control signal acquired from this means, and the adjustable means which carries out adjustable [of the amplification degree of an image pick-up output signal] based on said control signal using the value acquired from

said detection means.

[Claim 8] Said activation means is image pick-up equipment given in either of claims 4 and 5 characterized by including a means to control the amplification degree of said 1st picture signal and 2nd picture signal according to an individual, using said brightness average.

[Claim 9] Said activation means is image pick-up equipment according to claim 1 characterized by having a means by which time migration in 1 clock unit of a timing generator can be performed for the last generating timing of the electronic shutter which determines said exposure time.

[Claim 10] In the image pick-up equipment which acquires the 1st picture signal of the screen unit picturized by the 1st exposure time, and the 2nd picture signal of the screen unit picturized by the 2nd different exposure time from said 1st exposure time The gain control amplifying circuit established in the signal path of said 1st picture signal and the 2nd picture signal, The 1st and the 2nd input-output-behavioral-characteristics conversion circuit which are the latter part of this gain control amplifying circuit, and were prepared in each signal path of said the 1st and 2nd picture signal, The synthetic means for compounding the output picture signal of said 1st and 2nd input-output-behavioral-characteristics conversion circuit, and considering as one picture signal, With said exposure-time ratio obtained with an operation means to calculate the exposure-time ratio of said 1st picture signal and 2nd picture signal, and said operation means With said exposure-time ratio obtained with the 1st control means which controls said gain control circuit according to said 1st and 2nd picture signal, and said operation means Image pick-up equipment characterized by providing the 3rd control means which controls the synthetic ratio of said synthetic means with said exposure-time ratio obtained with said 1st [the], the 2nd control means which controls the property of the 2nd input-output-behavioral-characteristics conversion circuit, and said operation means.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the image pick-up equipment whose image pick-up of the photographic subject which has wide range brightness especially is enabled about dynamic range expansion of a television camera.

[0002]

[Description of the Prior Art] Conventionally, with the camera using image sensors, such as CCD, with the limitation and the relation of a property of the storage capacitance of a charge, as the amount of incident light of a camera was stopped, it was picturized to a certain within the limits. Therefore, the dynamic range whose image pick-up of the brightness range of a photographic subject is enabled at the time of the image pick-up in the outdoors etc. was not obtained, but the problem was in the image pick-up image. For this reason, it picturized using electronic shutter ability, such as an image sensor, by different shutter time amount like a high-speed shutter and a low-speed shutter, and was carrying out aiming at extensive dynamic range expansion by carrying out signal processing of this video signal etc.

[0003] The principle of operation of the conventional extensive dynamic range camera is shown.

[0004] The wave of the output video signal (A1, B1, A2, B-2 field —) from a charge coupling image sensor (CCD) and the camera video signal (synthetic image) of an extensive dynamic range is shown in drawing 1 (A) and (B). Let A field as a low-speed shutter image, and let B field be a high-speed shutter image. As for a low-speed shutter image, shutter speed is $1/60$ of things, and the shutter speed of a high-speed shutter image is $1/2000$ of things. A low-speed shutter image and a high-speed shutter image are the video signals which controlled the storage time by the electronic shutter which gives a shutter pulse directly to CCD etc.

[0005] An extensive dynamic range camera enables the image pick-up of a part with high brightness from a part with the low brightness of a photographic subject on one screen by picturizing a part with the low brightness of a photographic subject (the part with high brightness being saturated) with a low-speed shutter, picturizing a part with the high brightness of a photographic subject (the part with low brightness being dark and not being picturized) with a high-speed shutter, and compounding both images. For example, as shown in drawing 1 (B), A1 field image (low-speed shutter image) and B0 field image (high-speed shutter image) are compounded, next A1 field image (low-speed shutter image) and B1 field image (high-speed shutter image) are compounded. Henceforth, the same actuation is changed and carried out and is performed.

[0006] In this case, the rate and the synthetic ratio of a low-speed shutter and a high-speed shutter are immobilization. Moreover, a dynamic range is not expanded even if it *** the auto iris lens which regulates the amount of incident light automatically to an extensive dynamic range camera. Moreover, the ratio of this shutter speed is an expansion ratio of a dynamic range. For example, low-speed shutter speed will say that this extensive dynamic range camera has one about 32 times the dilation ratio of this, supposing $1/60$ and high-speed shutter speed are being fixed by $1/2000$.

[0007] Drawing 2 is the block diagram of the conventional extensive dynamic range camera. A/D

(analog-to-digital) conversion of the signal acquired with the solid state image sensor 1 is carried out with A/D converter 2, and it writes in frame memories 3A and 3B by turns. The signal read from frame memories 3A and 3B is sent to the synthetic processing circuit 4, and is outputted through the process circuit 5. The control section consists of CPU (arithmetic and program control)6 and an exposure control section 7, and calculates by CPU6 using the photometry data from the digital processing section 10. The result of an operation is sent to the digital processing section 10 and the exposure control section 7, generates a control signal, respectively, and controls the digital processing section 10 and a solid state image sensor 1. The above-mentioned equipment is shown for example, in the Japanese-Patent-Application-No. No. 255984 [61 to] official report.

[0008]

[Problem(s) to be Solved by the Invention] With the conventional extensive dynamic range camera, the image of different electronic shutter time amount was picturized several times, and was compounded. For this reason, it was unsuitable for the equipment which picturizes the photographic subject which has a motion like a surveillance camera with a still picture although it was effective.

[0009] Then, it is in the purpose of this invention offering the effective image pick-up equipment as a surveillance camera which is made to carry out adjustable [of the camera dynamic range] to a high speed according to the brightness difference within a photographic subject, is obtaining the image pick-up image optimized to the photographic subject brightness difference, and carries out the coincidence image pick-up of the mounted camera for image recognition with a very large brightness difference, and the outdoors of indoor and Nighttime as a photographic subject.

[0010]

[Means for Solving the Problem] This invention gives and picturizes an electronic shutter rate of a low speed and a high speed which is different in an image sensor, and picturizes the photographic subject which has a wide range brightness difference by carrying out signal processing of the video signal acquired by these. An electronic shutter rate is to compute the optimal shutter speed and control independently the shutter speed of a low-speed shutter and a high-speed shutter from the video signal of a low-speed shutter, and the video signal of a high-speed shutter.

[0011] The image pick-up of the photographic subject of the wide range quantity of light can perform the operation acquired with the image pick-up equipment by this invention. It can enable the image pick-up from a dark photographic subject to a bright photographic subject by carrying out nonlinear processing while a metaphor optimizes shutter time amount of a low-speed shutter for a dark photographic subject, optimizes shutter time amount of a high-speed shutter for a bright photographic subject and adds these video signals, when a dark photographic subject and a bright photographic subject are intermingled. And shutter time amount always is not fixed but it can decide on shutter time amount according to the brightness of a photographic subject.

[0012]

[Embodiment of the Invention] Hereafter, with reference to a drawing, it explains per example of this invention.

[0013] Drawing 3 is the circuit block diagram showing one example of this invention. On the image sensor of the CCD camera section 302, image formation of the photographic subject image picturized with the image pick-up lens 301 is carried out, it is changed into an electrical signal, and is outputted as an image pick-up signal. The image sensor of the CCD camera section 302 is controlled at two electronic shutter rates from which low-speed shutter speed and high-speed shutter speed differ by the electronic shutter circuit 305.

[0014] The video signal of this CCD camera section 302 is inputted into AGC circuit 303, and has gain controlled by the control signal from the microcomputer (microcomputer) circuit 318 here. This control is controlled independently for every field. That is, it enables it to have controlled independently the low-speed shutter signal and the high-speed shutter signal.

[0015] The video signal from the AGC (automatic gain control) circuit 303 is inputted into the analog-to-digital (A/D) conversion circuit 304, and is changed into a digital video signal from an analog video signal.

[0016] Since the electronic shutter signal of a low-speed electronic shutter and a high-speed electronic shutter with which shutter speed differs for every field is supplied to the CCD camera section 302 by turns, a low-speed shutter video signal and a high-speed shutter video signal are acquired from the electronic shutter circuit 305 by turns for every field. These video signals are inputted into the memory circuit 306 for low-speed shutters which is the memory of two 1 perpendicular periods, and the shutter memory circuit 307 for high speeds, respectively, and are divided into a low-speed shutter video signal and a high-speed shutter video signal.

[0017] The signal of the input side of the memory circuit 306 for low-speed shutters and an output side is inputted into the change-over circuit 308 for low-speed shutters, and, similarly the signal of the input side of the memory circuit 307 for high-speed shutters and an output side is inputted into the change-over circuit 309 for high-speed shutters. The change-over circuit 308 for low-speed shutters and the change-over circuit 309 for high-speed shutters output the low-speed shutter video signal and the high-speed shutter video signal which were an intermittent signal as a continuous ringing, respectively. That is, from the change-over circuit 308 for low-speed shutters, the continuous ringing of high-speed shutter ***** is acquired from the change-over circuit 309 for a low-speed shutter video signal and high-speed shutters, respectively. These signals are inputted into the property conversion circuit 310 for low speeds, and the property conversion circuit 311 for high speeds, and can give property conversion, for example, a gamma property, to a video signal.

[0018] The output of the property conversion circuit 310 for low speeds and the property conversion circuit 311 for high speeds is sent to addition or the change-over circuit 312. This addition or the change-over circuit 312 adds or switches a low-speed shutter signal and a high-speed shutter signal, and it carries out signal processing of the video signal of the large range so that it may be legible. This signal processing is controlled by the control signal from the microcomputer circuit 318, and the property conversion according to shutter speed is given.

[0019] The output signal of addition or the change-over circuit 312 is inputted into the analog-to-digital (A/D) conversion circuit 313, is changed into an analog video signal from a digital video signal, and is outputted outside through an output terminal 314.

[0020] The network of above-mentioned AGC circuit 303, the A/D-conversion circuit 304, the memory circuit 306 for low-speed shutters, the memory circuit 307 for high-speed shutters, the change-over circuit 308 for low-speed shutters, the change-over circuit 309 for high-speed shutters, the property conversion circuit 310 for low speeds, the property conversion circuit 311 for high speeds, addition, or the change-over circuit 312 is the processing section of a picture signal. And the addition value circuit 315, the peak value detector 316, the microcomputer circuit 318, the electronic shutter circuit 305, etc. are equivalent to the activation section for expanding a dynamic range.

[0021] Drawing 4 is an explanatory view of operation which explains actuation of the above-mentioned camera in detail.

[0022] 4A of drawing 4 is a Vertical Synchronizing signal, and a camera operates synchronizing with this period. As for the image pick-up image output period of the CCD camera section 302, for a high-speed shutter period and four A03, a low-speed shutter period and four A04 are [a sign four A01 / a low-speed shutter period and four A02 / a high-speed shutter period and four A05] low-speed shutter periods. It becomes a gestalt since there is delay of 1 perpendicular period, as shown in 4B of drawing 4, electronic shutter actuation of the CCD image sensor at this time is the relation between are recording and a read time, a period four B01 serves as high-speed shutter actuation, and a period four B02 serves as low-speed shutter actuation, and it is the repeat of high-speed shutter actuation and low-speed shutter actuation like the following, and becomes actuation of a period four B03, a period four B04, and a period four B05.

[0023] Actuation of AGC circuit 303 is with the time of low-speed shutter actuation and high-speed shutter actuation, is independent and operates. As shown in 4C of drawing 4, the actuation for low-speed shutters and period 4C02 serve as actuation for high-speed shutters, and period 4C01 serves as the same repeat as the following.

[0024] 4D of drawing 4 is the image output signal of the CCD camera section 302, and a low-speed shutter image output signal and 4D02 serve as [4D01] a high-speed shutter image

output signal, and it serves as the same repeat as the following. 4E of drawing 4 is the same signal as 4D of drawing 4, and is the output signal of the A/D-conversion circuit 305 of drawing 3.

[0025] Hereafter, it was shown in order to give explanation of operation intelligible. Four E01 shall be outputted by the low-speed shutter image output signal and the repeat as the following with four E02 [same at a high-speed shutter image output signal]. This image output signal is inputted into the memory circuit 306 for low-speed shutters of drawing 3, and the memory circuit 307 for high-speed shutters, and the output of this low speed and the memory circuits 306 and 307 for high-speed shutters is inputted into the change-over circuit 308 for low-speed persons, and the change-over circuit 309 for high-speed shutters, respectively. As this shows 4F and 4G of drawing 4, a low speed and a high-speed shutter video signal turn into a continuous ringing.

[0026] The signal which Sign M attaches by this drawing 4 is a signal from the memory of a low speed and the memory circuit 306,307 for high-speed shutters, and the signal which Sign M does not attach is a direct signal from the A/D-conversion circuit 304. Thus, in the property conversion circuit 310 for low speeds, and the property conversion circuit 311 for high speeds, as shown in 4H and 4I of drawing 4, property conversion of each signal which became continuously is carried out, respectively. And it is added with a gestalt as shown in 4J of drawing 4.

[0027] As the added video signal is shown in 4K of drawing 4, a low-speed shutter image output signal and a high-speed shutter image output signal are added.

[0028] Drawing 5 is an image pick-up property, and serves as the property of the image output signal of 4D and 4K of 4 Fig. Drawing 5 shows the image output signal over the amount of incident light of a low-speed shutter and a high-speed shutter. The output characteristics of 501 and a high-speed shutter of the output characteristics by the low-speed shutter are 502, and the saturation point of a low-speed shutter output is [the saturation point of 503 and a high-speed shutter output] 504.

[0029] These two video signals are the property conversion circuits 310 for low speeds and the property conversion circuits 311 for high speeds which are shown in drawing 3 and which are each property conversion circuit, for example, the property for acquiring a gamma property is given. The characteristic value of these two signals is decided with the control signals 330 and 331 from the microcomputer circuit 318.

[0030] The output (property 502) of a high-speed shutter is added or switched by the output (property 501) of the low-speed shutter of 501, and both the signals outputted from the property conversion circuit 310 for low speeds and the property conversion circuit 311 for high speeds serve as a property 601, as signal processing is carried out in addition or the change-over circuit 312 and it is shown in drawing 6. This signal is changed into an analog signal from a digital signal by the D/A conversion circuit 313, and is outputted outside from an output terminal 314.

[0031] It returns and explains to drawing 3. The addition value circuit 315 and the peak detector 316 are circuits for deciding on the shutter time amount of the electronic shutter circuit 305.

[0032] The addition value circuit 305 integrates the luminance signal of the image pick-up screen from the A/D-conversion circuit 304, and sends the addition value to the microcomputer circuit 318. Similarly, the peak detector 316 detects the maximum of a brightness value from the luminance signal of the image pick-up screen from the A/D-conversion circuit 304, and sends the maximum to the microcomputer circuit 318.

[0033] The addition value circuit 315 and the peak detection value circuit 316 have set up the division field, as shown in drawing 7 to an image pick-up screen. That is, an image 701 is divided into 25 fields like an image 702, and an addition value or peak value is calculated. The gating waveform generated in the gating waveform generating circuit 317 for this division is used. The gating waveform generating circuit 317 generates a gate signal using Horizontal Synchronizing signal HD, Vertical Synchronizing signal VD, and a clock signal CLK. This gate signal is sent to the addition value circuit 315 and the peak value detector 316. Thereby, the addition value circuit 315 and the peak value detector 316 have acquired the value of the video signal which carried out field division.

[0034] The microcomputer circuit 318 receives the information from the addition value circuit 315 and the peak value detector 316, and decides on the shutter time amount of a shutter. The shutter time amount of a high-speed shutter determines the information from the peak detector 316 as a core, it receives and decides on the shutter time amount of a low-speed shutter focusing on the information from the addition value circuit 315, and the control signal is sent to the electronic shutter circuit 305.

[0035] The electronic shutter circuit 305 supplies low [these] and a high-speed shutter pulse to the CCD image sensor currently used for the CCD camera section 302 according to the shutter time amount of a high-speed shutter and a low-speed shutter on which it decided in the microcomputer circuit 318.

[0036] Drawing 8 shows the detailed block diagram of the addition value circuit 315 of drawing 3. The input video signal which is the output of the A/D-conversion circuit 304 is inputted into a gate circuit 801. In a gate circuit 801, it is controlled by the gate signal made in the gating waveform generating circuit 317. Thereby, in a gate circuit 801, the gate of the required screen range is carried out out of the split screen set up as shown in drawing 7.

[0037] Next, the video signal which carried out the gate is integrated. That is, the video signal outputted from the gate circuit 801 is inputted into the addition value circuit 802, and is integrated with the output video signal of the 1-pixel holding circuit 803. Gate period addition of this video signal is carried out. An addition value is sent to the addition output-control circuit 804, is outputted by the control signal from the microcomputer circuit 318, and is sent to the microcomputer circuit 318.

[0038] Drawing 9 shows the block diagram of the peak value detector 316 of drawing 3. The input video signal which is the output of the A/D-conversion circuit 304 is inputted into a gate circuit 901 like the addition value circuit 315. In a gate circuit 901, it is controlled by the gate signal made in the gating waveform generating circuit 317. Thereby, the gate of the video signal of the required screen range is carried out out of the split screen set up as shown in drawing 7 in a gate circuit 901.

[0039] Next, the maximum of the video signal which carried out the gate is detected. It carries out, after adding 2 pixels in detection. This is for the magnitude of a signal to change per pixel, when the optical color filter of a CCD image sensor is a complementary color mosaic. The effect of a color filter is lost by adding 2 pixels. In order to add 2 pixels, the signal delayed 1 bit in the 1-pixel holding circuit 902 and the present signal are added in an adder circuit 903. Next, in order to make this addition signal into a 2-pixel unit, an addition signal is received by the 2-pixel maintenance signal generating circuit 904. Thereby, the signal of a 2-pixel unit is made in the 2-pixel holding circuit 904.

[0040] The output present signal of this 2-pixel holding circuit 904 is compared with the signal in front of 2 pixels in a comparator circuit 907. In a comparator circuit 907, the selection signal for choosing the larger one is generated, and the change-over circuit 906 is supplied. Consequently, in the change-over circuit 907, the larger one is chosen among the signal in front of 2 pixels, and the present signal, and that selected signal is inputted and held in a holding circuit 908.

[0041] Thus, comparison actuation is performed until the signal from a gate circuit 901 is completed. With the control signal from the microcomputer circuit 318, the peaking capacity control circuit 909 receives the output (peak signal) of a holding circuit 908, and sends it to the microcomputer circuit 318 through an output terminal 910.

[0042] A gate signal is required for the above-mentioned screen separation because of division. This signal is generated based on Vertical Synchronizing signal VD, Horizontal Synchronizing signal HD, and a clock signal CLK.

[0043] Drawing 10 shows the block diagram of the gating waveform generating circuit 317. Vertical Synchronizing signal VD is inputted into the vertical-synchronization reset signal generating circuit 1001. A reset signal is made from the vertical-synchronization reset signal generating circuit 1001. On the basis of this reset signal, a Horizontal Synchronizing signal is counted and a vertical starting point is decided in the perpendicular direction start location circuit 1002. If a perpendicularly starting point is decided, from this starting point, a Horizontal Synchronizing signal can be counted and vertical width of face can be decided in the

perpendicular direction width-of-face setting circuit 1003.

[0044] Horizontal Synchronizing signal HD is inputted into the horizontal synchronization reset signal generating circuit 1004 by the also horizontally same approach. A reset signal is made from the horizontal synchronization reset signal generating circuit 1004. A clock signal CLK is counted on the basis of this reset signal in the horizontal start location circuit 1005, and a horizontal starting point is determined. If the point starting [horizontal] is decided, from this starting point, a clock signal CLK can be counted and horizontal width of face can be decided in the horizontal width-of-face setting circuit 1006.

[0045] Thereby, a perpendicular width-of-face signal and a level width-of-face signal are acquired from the perpendicular direction width-of-face setting circuit 1003 and the horizontal width-of-face setting circuit 1006, and it is compounded by the synthetic circuit 1007. The signal of this compounded result is a gate signal described previously.

[0046] The microcomputer circuit 318 reads the peak value of a photography image from the addition value and the peak value detector 316 of the addition value circuit 315 to a photography image, and controls the electronic shutter circuit 305, the property conversion circuit 310 for low speeds, the property conversion circuit 311 for high speeds and addition, or the change-over circuit 312 automatically. Hereafter, each software block is explained.

[0047] Drawing 11 is the example of the internal-block Fig. of the microcomputer circuit 318.

[0048] Addition value information is inputted into the microcomputer circuit 318 through the input section 1102 from the addition value circuit 315. Peak value information is similarly inputted into 1103 through the input section from the peak value detector 316, and such information is inputted into the screen separation average processing section 1104. As for the screen separation average processing section 1104, the low-speed image average 1105 and the high-speed image average 1106 are outputted. These two average signals are inputted into the computation section 1107 for low-speed shutters, and the computation section 1110 for high-speed shutters. Each computation section 1107 and 1110 has the shutter speed computations 1108 and 1111 and the fine-tuning processings 1109 and 1112.

[0049] The result of the shutter speed computation 1108 is outputted as a low-speed electronic shutter signal 1114, and the result of the shutter speed computation 1111 is outputted as a high-speed electronic shutter signal 1115. These signals control the electronic shutter circuit 305.

[0050] From the computation result of the computation sections 1107 and 1110 of further the for the above-mentioned object for a low-speed shutter, and for high-speed shutters, the AGC signal 1113 is generated and it is sent to AGC circuit 303 of drawing 3.

[0051] furthermore, the computation sections 1107 and 1110 — being alike — it is for there being fine-tuning processings 1109 and 1112, and this processing answering a minute change of the brightness of an image, and controlling the low-speed electronic shutter signal 1114 and the high-speed electronic shutter signal 1115.

[0052] The low-speed electronic shutter signal 1114 and the high-speed electronic shutter signal 1115 are inputted into the property conversion control section 1116 and the addition ratio control section 1120. In the property conversion control section 1116, the low-speed property conversion control signal 1117 is generated, and the high-speed property conversion control signal 1118 is generated in the addition ratio control section 1120. The low-speed property conversion control signal 1117 is a signal according to low-speed shutter time amount, and the high-speed property conversion control signal 118 is a control signal according to high-speed shutter time amount.

[0053] The property conversion circuit 310 for low speeds of drawing 3 is controlled by this low-speed property conversion control signal 1117, and the property conversion circuit 311 for high speeds is controlled by the high-speed property conversion control signal 1118.

[0054] Similarly, the addition ratio control section 1120 also generates the addition ratio control signal 1119 from a low shutter control signal and a high-speed shutter control signal, and controls the addition ratio of the video signal of delivery and a low-speed shutter, and the video signal of a high-speed shutter in addition or the change-over circuit 312.

[0055] Drawing 12 is the example which expressed visually the data which the microcomputer

circuit 318 refers to about microcomputer processing of the screen separation average processing section 1104.

[0056] The field and unsaturated zone which have been saturated from the low-speed shutter image addition value acquired from the addition value circuit 315 and the low-speed shutter image peak value acquired from the peak detector 316 are divided.

[0057] Next, the low-speed image average is computed and outputted from the unsaturated zone of a low-speed shutter image addition value. Furthermore, the high-speed image average is computed and outputted from the saturation region of a high-speed shutter image addition value.

[0058] a low-speed shutter image and a high-speed shutter image are received by next shutter speed computation by dividing a field and calculating the average by this screen separation average processing, — each — the optimal shutter speed is calculable.

[0059] Concretely, it explains with reference to drawing 12 (A)— drawing 12 (D). The pixel average (8-bit width of face in this case) for every division field is calculated from a low-speed addition value, area of maximum whose average is 200 or more and whose low-speed peak value is 8-bit width of face is made into a saturation region, and others are made into the unsaturated zone. The average calculated from the low-speed addition value serves as the field 1205 where the area exceeding 200 was surrounded by the dotted line (drawing 12 (A)). The area of the maximum obtained from low-speed peak value is the area 1206 surrounded by the dotted line to the same image (drawing 12 (B)). Area with which the both lapped is made into a saturation region 1207 (drawing 12 (C)), and others are divided as an unsaturated zone 1208. A saturation region 1207 is made applicable [by the high-speed shutter] to an image pick-up. The average (high-speed image average) of the addition value of each block of this field is also acquired from the screen separation average processing section 1104 (drawing 12 (D)).

[0060] In the shutter speed computations 1108 and 1111, the low-speed image average and the high-speed image average are received from the image division average processing section 1104. When the range with the low-speed image average and the high-speed image average is exceeded, it is big width of face, and in within the limits, shutter speed is changed to two steps by small width of face. For the low-speed image average and the high-speed image average to take the lead in the range gradually by this control result, the low-speed electronic shutter control signal 1114 and the high-speed electronic shutter control signal 1115 are outputted, and the electronic shutter circuit 305 is controlled. The shutter speed computations 1108 and 1110 carry out equivalent actuation only by an output differing from an input.

[0061] Drawing 13 is the example which graph-ized transition of the low-speed image average outputted from the screen separation average processing section 1104. The average and the axis of abscissa 1302 with which an axis of ordinate 1301 is outputted from the screen separation average processing section 1104 express the time-axis. The wave which is changing stair-like is the low-speed image average.

[0062] in this example, it begins, and since the average is the 1303 or less optimal exposure width of face, it is $x(\text{current shutter speed}) (\text{lower limit } 1304 \text{ of optimal exposure width of face}) / (\text{average})$ — ** shutter speed is made late. On the other hand, after going into the optimal exposure width of face 1303, shutter speed is made late 10% at every perpendicular V until it exceeds the core 1305 of the optimal exposure width of face, and modification of shutter speed is stopped in the place beyond the core of the optimal exposure width of face. This condition is made into the correct exposure condition 1306. When it goes into a correct exposure condition once, unless the value of the fixed time amount (for example, time amount as shown by protection time amount 1307) optimal exposure width of face out of range continues being observed, amendment of shutter speed is not performed. Although the average was changed again in the sections 1308 and 1309 and it is over the optimal exposure width of face at first in this example, since it is in protection time amount, shutter speed is not changed.

[0063] By controlling the variation of shutter speed to two steps, it reacts to a rapid photographic subject brightness value change quickly, and when the amount of photographic subject brightness value changes is small, the natural exposure which reacts gently can be maintained. Moreover, the oscillation by the abrupt change of a photographic subject is inhibited

by establishing protection time amount.

[0064] Drawing 14 expresses the state transition diagram of program control. 6 is defined for 14s 1 to 14s six conditions, and shutter speed computation always becomes any of 6 to be for 14s 1 to 14s this condition. The thing showing the events 1401-1415 required to perform a certain processing for every condition of the is an arrow head. The shutter speed computation 1108 generates an event based on the average value inputted into every vertical-synchronization period V from the screen separation average processing section 1104. And when the event of the arrow head to which it is turning outside from the current condition, and the event which made it generate are in agreement, processing corresponding to an event is performed and a condition is made to change to the point of an arrow head. The above-mentioned actuation is realized by performing this repeat to every V.

[0065] The state transition diagram of drawing 14 is further explained later on by making drawing 13 into an example. The average value is classified in the level range like 1310, 1311, 1312, and 1313, as are shown in drawing 13 and it is now shown in drawing 13.

[0066] an event — the average — in the case of the range 1310 classified, in the case of the range 1311, there are [in the case of the range 1305] a total of six in the protection time-amount progress to which the protection time amount counter with which it counts among five more than the optimal exposure width of face to every V beyond the optimal exposure core in the case of the range 1313 exceeds constant value below the optimal exposure core below the optimal exposure width of face in the case of the optimal exposure core and the range 1312.

[0067] The shutter speed computation 1108 is 1 14s of initial states. The events processed in this condition are 1413 and below optimal exposure width-of-face 1414 below optimal exposure core 1401 and beyond the optimal exposure core 1402, the optimal exposure core 1403, and more than the optimal exposure width of face. In drawing 13, since the initial value 1317 from the screen separation average processing section 1104 is the range 1310, as for an event, only x (present shutter speed) (lower limit 1304 of optimal exposure width of face)/(average) makes shutter speed late by being set to below optimal exposure width-of-face 1414, and a condition changes to 2 14s of underexposure.

[0068] The event processed by 2 14s of condition underexposure has the following three.

[0069] 1: When an event is below optimal exposure width-of-face 1415, a condition does not change but only x (present shutter speed) (lower limit 1304 of optimal exposure width of face)/(average) makes the SHATA rate late.

[0070] 2: Also when an event is below optimal exposure core 1404, a condition does not change but makes shutter speed late 10%.

[0071] 3: The case of 1412 makes a condition change to correct exposure beyond the event optimal exposure core.

[0072] Since an event is below optimal exposure core 1404, the section 1318 makes shutter speed late 10% at every V. Since an event becomes by the average value 1319 (between average values 1314 and 1315) beyond the optimal exposure core, a condition is made to change to 4 14s of correct exposure according to 1412 beyond the optimal exposure core of an event.

[0073] The event processed in the condition of 4 14s of correct exposure has the following two.

[0074] 1: When an event is below optimal exposure width-of-face 1409, reset a protection time amount counter and change a condition to 5 14s of conditions of the waiting for protection time amount.

[0075] 2: When an event is 1407 more than the optimal exposure width of face, reset a protection time amount counter and change a condition to 6 14s of conditions of the waiting for protection time amount.

[0076] In order that an average value 1320 may go into the range 1312, the protection time amount counter which is processing of 1407 more than the optimal exposure width of face of an event is reset, the count of a protection time amount counter is started, and a condition is made to change to 6 14s of conditions of the waiting for protection time amount.

[0077] The event processed by 6 14s of conditions of the waiting for protection time amount has the following three.

[0078] 1: When an event is 1411 beyond the optimal exposure core, reset a protection time

amount counter and change a condition to 4 14s of conditions of correct exposure.

[0079] 2: When an event is below optimal exposure core 1417, reset a protection time amount counter and change a condition to 4 14s of conditions of correct exposure.

[0080] 3: When an event is the protection time amount progress 1408, change to 3 14s of conditions that exposure of a condition is superfluous.

[0081] In the section 1308, since the average is in the range 1313, a condition is 6 14s of conditions of the waiting for protection time amount. Since an average value 1321 becomes the range 1312 next by 1321, an event is set to 1411 beyond the optimal exposure core, a protection time amount counter is reset, and a condition changes to 4 14s of conditions of correct exposure.

[0082] In order that an average value 1322 may go into the range 1313 again, an event starts reset and the count of a protection time amount counter for the protection time amount counter which is processing of 1407 more than the optimal exposure width of face, and makes a condition change to 6 14s of conditions of the waiting for protection time amount. The time of a protection time amount counter exceeding constant value, while the average has been the range 1313, by 1323, it becomes the protection time amount progress 1408, and changes to 3 14s of conditions that exposure of a condition is superfluous.

[0083] Henceforth, by 3, it will be in 14s four conditions of the optimal exposure 14s of conditions that exposure is superfluous at ** and the last target which become 2 and the actuation in which shutter speed is changed to hard flow 14s of conditions that exposure is insufficient.

[0084] The fine-tuning processings 1109 and 1112 are processings for compensating screen intensity fluctuation of a long period. When brightness fluctuation of the source of the illumination light, for example, the frame frequency of a fluorescent light flicker and an image sensor, is extremely close by the integral multiple, it is based on clinch distortion, it reaches to an extreme, and screen intensity fluctuation of a long period is produced. Then, the fine-tuning processings 1109 and 1112 detect such fluctuation, and it is processing so that the fluctuation concerned may be oppressed. This solves the problem of a correct exposure control system.

[0085] Drawing 15 is the example which measured and graph-ized screen intensity fluctuation produced in the relation between the source of the illumination light, and the frame period of an image sensor. The axis of abscissa expresses the time-axis with the average as which an axis of ordinate is inputted from the screen separation average processing section 1104. Although the screen intensity fluctuation produced in relation with the frame period of an image sensor like this example serves as a very loose inclination, that amplitude is as large as about 30% and the case where it becomes out of range [the optimal exposure width of face] produces it.

[0086] In shutter control here of only the shutter speed computation 1108, since protection time amount also exceeds convention time amount while the average exceeds the optimal exposure width of face, shutter control will work and it will double with the optimal exposure. Furthermore, taking up and down and since an electronic shutter drives into the optimal exposure in the upper part and the lower part, respectively, as for this actuation, the average will produce the oscillation of a period with a very low screen.

[0087] Then, the improvement to screen intensity fluctuation of a long period is canceled by the following approach. Brightness value fluctuation of less than **1% of range is detected to detection, i.e., 1 frame period, and a loose inclination is driven into the optimal exposure for every frame by very small shutter control. Adjusting to the optimal exposure about this small fluctuation without establishing protection time amount, change of the screen intensity of the pattern of a screen having changed performs usual exposure processing of the "shutter speed computation" explained previously. Hereafter, the concrete control approach of this control is described.

[0088] It operates, only when the shutter speed computation 1108 has judged the fine-tuning processing 1109 to be correct exposure as conditions. Although it is actuation of this processing, when the shutter speed computation 1108 memorizes the average of correct exposure in correct exposure, this is made into initial value and the average is changed in less than **1% of range to 1 frame period to the initial value, it asks for (initial value)/(average). The result calculated from

this formula will compute whether it becomes the optimal exposure, if 1% of the amount of amendments of the exposure time shifts how many steps of 1CLOCK unit shift register 1605 (refer to drawing 16) by the microcomputer circuit 318. The amendment time amount of exposure needed since, as for this calculation, microcomputer circuit 318 self recognizes current shutter speed is amendment time amount (s) = $1 / (\text{current shutter speed (s)}) / 100$ (%) of exposure.

The shift register number of stages for carrying out exposure amendment is shift register number-of-stages = It is one period (s) of amendment time amount (s) / master clock of exposure. The control signal to the 1CLOCK unit shift register 1605, then very very small exposure-time adjustment are attained in this shift register number of stages, and adjustment can realize **1% of exposure time per 1 frame rate.

[0089] Moreover, this fine tuning can also apply AGC of a CCD output signal. However, when S/N is taken into consideration, there are few noises according [the direction which applied said method] to an amplification degree rise.

[0090] The property conversion control signal 1118 is a control signal for attaining optimization of a synthetic image, when the image and the high-speed shutter image of a low-speed shutter are compounded and a dynamic range expansion image is built. This control signal is used for control of the non-line type processing circuit in the signal system explained previously.

[0091] As a trouble of image composition here, only by adding the image of two sheets simply, while a dilation ratio increases, nonlinearity distortion is produced in the gradation property of a synthetic screen, and there is a fault used as the image which cannot take contrast. Therefore, before adding the image of two sheets, the property of a video signal is changed according to a dynamic range dilation ratio, nonlinearity distortion is stopped, and the improvement of a contrast fall is aimed at.

[0092] The actuation of this control is as follows. First, a dynamic range dilation ratio is calculated from the following formulas.

[0093] the 1114-high-speed shutter control signal 1115 of dynamic range dilation ratio = low-speed shutter control signals — this value asks for the dynamic range dilation ratio at the completion time of exposure control. In the property conversion control section 1116, the value of this dynamic range dilation ratio calculates, and this result is outputted as a control signal.

[0094] On the other hand, the property conversion circuit of a signal-processing system has the table of X1-X0.9, and log101-10 as the input-output characteristics, switches a table with a previous control signal, and improves nonlinearity distortion to a picture signal.

[0095] The relation of the table selection to a dynamic range dilation ratio is shown below.

[0096] In the case of dynamic range dilation ratio ≤ 6 In the case of selection $16 \leq$ dynamic range dilation ratio ≤ 64 , it is about the table of X0.. It is a selection $64 <$ dynamic range dilation ratio about the table of X0.7. In the case .. A table switch of the non-line type processing circuit of the signal system which the selection property conversion control section 1116 generated the result of this conditional branching as the low-speed property conversion control signal 1117 and a high-speed property conversion control signal 1118, and explained the table of X0 previously is performed by automatic control.

[0097] The purpose of the addition ratio control 1120 is the same as that of the property conversion control 1116, optimizes composition of the image of a low-speed shutter, and a high-speed shutter image, and raises the contrast of a synthetic image. As a fault of image composition, when a large dynamic range dilation ratio is taken, it becomes the image which carried out the white float, and degradation of contrast is large.

[0098] This cause is for most low-speed shutter images to serve as saturation area, and for the signal of a high-speed shutter image to ride on a saturated signal. In order to aim at this improvement, the synthetic rate of a high-speed shutter image is enlarged with the increment in a dilation ratio, and amendment of a contrast fall is aimed at by oppressing the white float of an image. Effectiveness is high when this addition ratio control is especially performed to the property conversion control and coincidence which were described above for improvement in the contrast of a synthetic image.

[0099] Next, although it is actuation of the addition ratio control section 1120, a dynamic range

dilation ratio is calculated as well as the property conversion control section 1116, and the addition ratio control signal 1119 for switching the image composition ratio of a low-speed shutter and a high-speed shutter from this result is generated. This addition ratio control signal 1119 is sent to the addition ratio processing circuit explained previously, and controls synthetic allocation of the image of two sheets, i.e., an addition ratio, automatically.

[0100] The relation of the addition ratio control by the dynamic range dilation ratio is as follows.
[0101]

Dynamic range dilation ratio = At the time of 1 L50%:H50% At the time of 1 < dynamic range dilation ratio < 6 L6%:H94% At the time of 6 <= dynamic range dilation ratio < 8 L12%:H87% At the time of 8 < dynamic range dilation ratio L25%:H75% Notes H: A high-speed shutter image, an L low-speed shutter image, however the above-mentioned addition ratio are examples, and it cannot be overemphasized that you may change if needed.

[0102] By this invention, the exposure optimum value which an electronic shutter rate should converge is set up like explanation of above-mentioned drawing 13, drawing 14, and drawing 15 from the value of the 1st picture signal, the 2nd picture signal, the 3rd picture signal, and the continuing screen information acquired from the brightness average at least. Furthermore, the convergence range which turns into tolerance focusing on this exposure optimum value was set up, and what has large range width of face, and two kinds of narrow things are set up as said convergence range.

[0103] Moreover, said fixed time amount is set up as protection time amount as criteria which judge whether measurement of the elapsed time of a gap is started and the brightness average returns in said convergence range in fixed time amount when it shifts from the convergence range to said brightness average. In this case, said different protection time amount to each convergence range is given. And when change of said brightness average is large, said electronic shutter rate is changed and it returns to said exposure optimum value, and to the narrower one of the convergence range, when change of said brightness average is small, he changes said electronic shutter rate, and is trying to return to said exposure optimum value to the larger one of the convergence range.

[0104] Drawing 16 shows an electronic shutter circuit. The blocks 1602-1604 in drawing serve as the usual electronic shutter circuit. It has the shutter pulse generation section 1602 of the level (period H) rate unit, and the shutter pulse generation section 1603 of a dozens clock (CLK) unit. Multiplex [of the output pulse of these shutter pulse generation sections 1602 and 1603] is carried out by OR circuit 1604, and it is inputted into 1 clock unit shift register 1605.

[0105] A clock, a horizontal synchronization (HD) pulse, a vertical-synchronization (VD) pulse, and field information (FI) are inputted into the input section 1601.

[0106] The block 1611 enclosed with a broken line is an electronic shutter generating block of A field, and the same circuit as this is carried as an object for B fields (electronic shutter generating block 1612 of B field enclosed with a broken line).

[0107] From the microcomputer circuit 318, the "electronic shutter control signal" optimized by each field from the "image information detection result" mentioned above is outputted. On the other hand, exposure-time fine tuning of a CLK unit can acquire the usual electronic shutter pulse by delay of a shift register 1605. About the amount of delay, it is controlled by the control signal from the microcomputer circuit 318.

[0108] The field information FI is supplied to the change-over circuit 1606, and the shutter pulse for each field is outputted according to this information.

[0109] Here, although the electronic shutter pulse according to individual is given to the image of A-B each field, first, the electronic shutter control signal for each fields is sent to each "electronic shutter generating block" from the microcomputer circuit 318, and the electronic shutter pulse according to individual is generated for the A-B fields. Next, the electronic shutter pulse according to A-B field individual is generable by switching these two electronic shutter pulses, inputting into a circuit 1606 and switching for every field.

[0110] Drawing 17 (A) and drawing 17 (B) show the electronic shutter pulse generating timing at the time of applying CCD as an image sensor. The shutter pulse which saw drawing 17 (A) by the vertical synchronizing pulse, and saw drawing 17 (B) at the perpendicular period rate is shown.

The electronic shutter of each field is the same generating timing as the usual TV camera. The electronic shutter pulse of a level period rate carries out generating initiation near the termination edge of a vertical synchronizing pulse. And in some periods in the first half of the following vertical synchronizing pulse, there is a period of a number or the electronic shutter pulse in dozens clock rates.

[0111] In this pulse timing, drawing 18 (A), (B), drawing 19 (A), and (B) expanded the part. Drawing 18 (A) shows the horizontal synchronizing pulse within a video-signal period, and drawing 18 (B) shows the shutter pulse in a level period rate. Drawing 19 (A) and (B) are the fine pulses in a perpendicular blanking. It is a shutter pulse [according / drawing 19 (B) / to a number clock rate] according [drawing 19 (A)] to a clock.

[0112] The exposure time of an image is here to that of a period which went back in the direction of a time-axis, and the first electronic shutter pulse generated to the charge read-out pulse within a perpendicular blanking period (field shift pulse).

[0113] t1 is immediately after the charge read-out pulse within V blanking period (field shift pulse) at the shutter pulse initiation time of a level period rate, and t2 is just before V blanking at the termination time of the shutter pulse of a level period rate. On the other hand, the shutter pulse initiation timing of a number clock rate is from immediately after V blanking period initiation just before a charge read-out pulse.

[0114] The generating timing of these electronic shutter pulse is timing applied to the usual CCD camera.

[0115] Drawing 20 is a point used as the description of this CCD camera, and enables fine tuning of the exposure time of an image at the rate of a clock period only at an electronic shutter rate. In order that 1 Pulse **** and the exposure time might change "the shutter pulse of a number clock rate" about 50% just before a charge read-out pulse by the conventional approach, KIZAMI of the exposure time was coarse.

[0116] On the other hand, if it tunes finely, it will become possible to perform exposure-time adjustment of the shutter pulse generated just before the charge read-out pulse by a unit of several%, and it becomes possible to adjust the intensity level of an image finely. In the image currently cut with the very early electronic shutter in the high brightness part, the flicker amendment of the effectiveness by this is attained only by the electronic shutter. That is, the flicker of a high-speed shutter image can be amended in an extensive dynamic range camera.

[0117] Next, as a practice, an electronic shutter pulse is shifted per 1-pixel clock, and the exposure time is adjusted by the time amount of a clock period. By the above circuit, the dynamic electronic shutter control system of an extensive dynamic range camera can be built.

[0118] In the image pick-up equipment of this invention, a picture signal and the control signal processing section are integrated. Various gestalten are possible for the range integrated. For example, the electronic shutter circuit 305, the memory circuit 306 for low-speed shutters, the memory circuit 307 for high-speed shutters, the change-over circuit 308 for low-speed shutters, the change-over circuit 309 for high-speed shutters, the property conversion circuit 310 for low speeds, the property conversion circuit 311 for high speeds, addition or the change-over circuit 312, the addition value circuit 315, the peak value detector 316, and the gating waveform generating circuit 317 are built as one integration semiconductor chip. However, when integrating not only in this, the combination of each block of drawing 1 is arbitrary. In addition, although the above-mentioned explanation explained the CCD image sensor to the example, this invention can acquire the same actuation and effectiveness, also when a CMOS sensor is used.

[0119]

[Effect of the Invention] As mentioned above, according to this invention, it picturizes using different electronic shutter processing, and signal processing of the acquired video signal is carried out, and the image image pick-up to the very wide range quantity of light is attained. Moreover, since shutter time amount can perform independently a low-speed shutter and a high-speed shutter, even when [of the brightness difference of a photographic subject] very big, it has the big effectiveness as image pick-up equipment — surveillance camera equipment that it can picturize and special is made.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The explanatory view of the picture signal in the conventional electronic camera.

[Drawing 2] The explanatory view of a circuit block of the electronic camera of the conventional example.

[Drawing 3] The circuit block diagram of the image pick-up equipment concerning one example of this invention.

[Drawing 4] The explanatory view shown in order to explain actuation of the circuit block diagram of drawing 3.

[Drawing 5] The explanatory view of the image pick-up property of an image sensor.

[Drawing 6] The explanatory view showing the signal-processing output characteristics of the image pick-up equipment concerning this invention.

[Drawing 7] The explanatory view showing the example of division of an image pick-up screen.

[Drawing 8] The block block diagram of the addition value circuit of drawing 1.

[Drawing 9] The block block diagram of the peak value detector of drawing 1.

[Drawing 10] The block block diagram of the gating waveform generating circuit of drawing 1.

[Drawing 11] The internal-block Fig. of the microcomputer circuit of drawing 1.

[Drawing 12] The explanatory view of the contents of processing of the image by which screen separation was carried out.

[Drawing 13] Drawing 13 The graph which shows control transition

[Drawing 14] The state transition diagram of program control

[Drawing 15] Drawing showing the graph of the screen intensity fluctuation by the source of the alternating current illumination light.

[Drawing 16] Drawing showing the block of the generating circuit of an electronic shutter pulse.

[Drawing 17] The explanatory view which looked at electronic shutter pulse generating timing the perpendicular period.

[Drawing 18] The explanatory view which looked at electronic shutter pulse generating timing the level period.

[Drawing 19] The explanatory view showing the clock within a perpendicular blanking period, and the relation of an electronic shutter pulse.

[Drawing 20] The explanatory view showing signs that adjustable [of the clock within a perpendicular blanking period and the phase of an electronic shutter pulse] was carried out.

[Description of Notations]

301 — An image pick-up lens, 302 — A CCD camera, 303 — AGC circuit, 304 — An A/D-conversion circuit, 305 — An electronic shutter circuit, 306 — The memory circuit for low-speed shutters, 307 — The memory circuit for high-speed shutters, 308 — The change-over circuit for low-speed shutters, 309 [— An addition or change-over circuit, 313 /— A D/A circuit, 315 /— An addition value circuit, 316 /— A peak value detector, 317 /— A gating waveform generating circuit, 318 /— Microcomputer circuit.] — The change-over circuit for high-speed shutters, 310 — The property conversion circuit for low speeds, 311 — The property conversion circuit for high speeds, 312

[Translation done.]